

Programiranje u fizici

1. Arhitektura računara

Prirodno-matematički fakultet u Nišu
Departman za fiziku

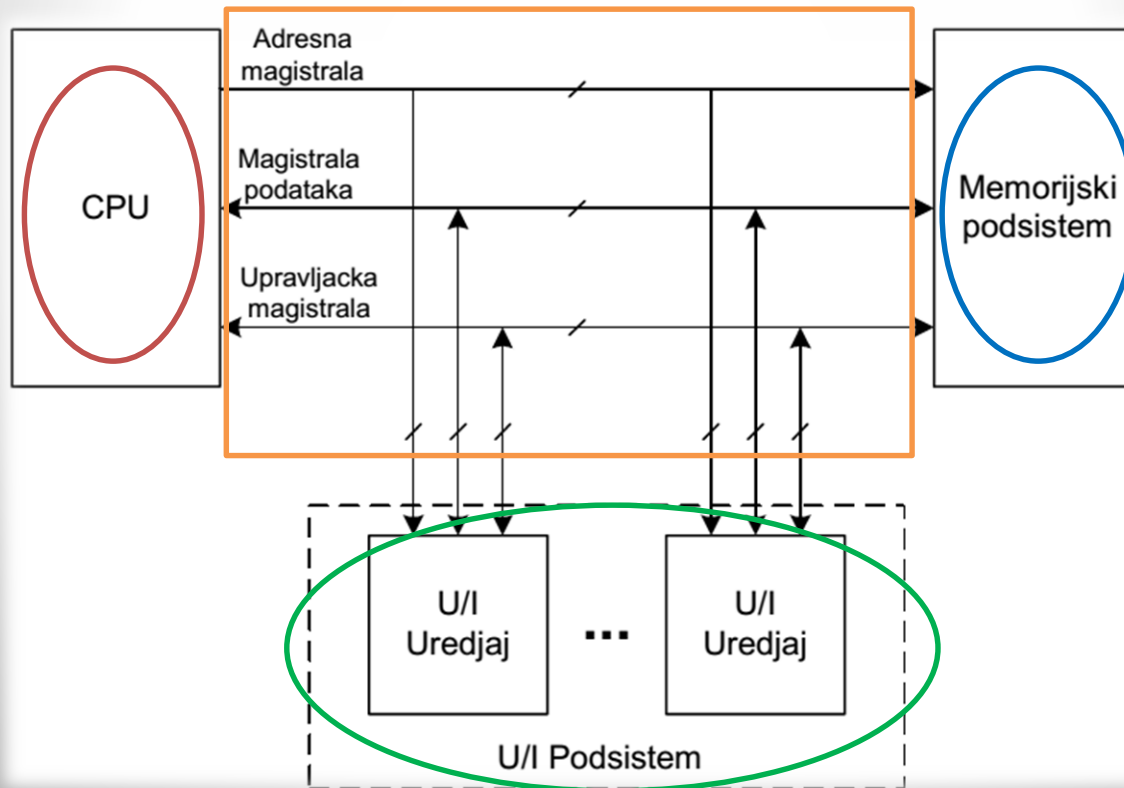
- Jedan od najvažnijih radova na području arhitekture računara je delo autora Burksa, Goldštajna i Nojmana: *“Uvodna rasprava o logičkom oblikovanju elektronskog računarskog uređaja”*
- Objavljeno je 1946., petnaestak godina pre pojave izraza arhitektura računara, gde je detaljno opisan računar opšte namene sa memorisanjem programa pod nazivom **fon Nojmanov računar**.
- Nojmanov računar imao je snažan uticaj na model računara kroz četiri njihove generacije, tako da se i danas arhitektura računara opšte namene naziva “arhitektura fon Nojmanovih računara”.
- Arhitektura fon Nojmanovog računara snažno je uticala i na programske jezike, stvarajući generaciju fon Nojmanovih jezika:
 - FORTRAN
 - ALGOL 68 i dr

Njegovi izvorni zahtevi su poslužili kao uslov za određivanje arhitekture računara:

- Računar treba da ima opštu namenu i potpuno automatsko izvođenje programa.
- Računar mora osim podataka za računanje, da memoriše međurezultate i rezultate računanja.
- Računar mora imati sposobnost memorisanja redosleda.
- Instrukcije su svedene na numerički kod tako da se podaci i instrukcije memorišu identično u istoj jedinici, koja se naziva **memorija**.
- Računar je uređaj za računanje i mora imati jedinicu koja izvršava osnovne aritmetičke operacije. Tu funkciju izvršava **aritmetička jedinica**.
- Računar mora imati jedinicu koja “razume” instrukcije i upravlja redosledom izvršavanja. Tu funkciju izvršava **upravljačka jedinica**.
- Računar mora imati mogućnost komunikacije sa okruženjem. Jedinica koja omogućuje komunikaciju čoveka i računara naziva se **ulazno-izlazna jedinica**.

Organizacija računara

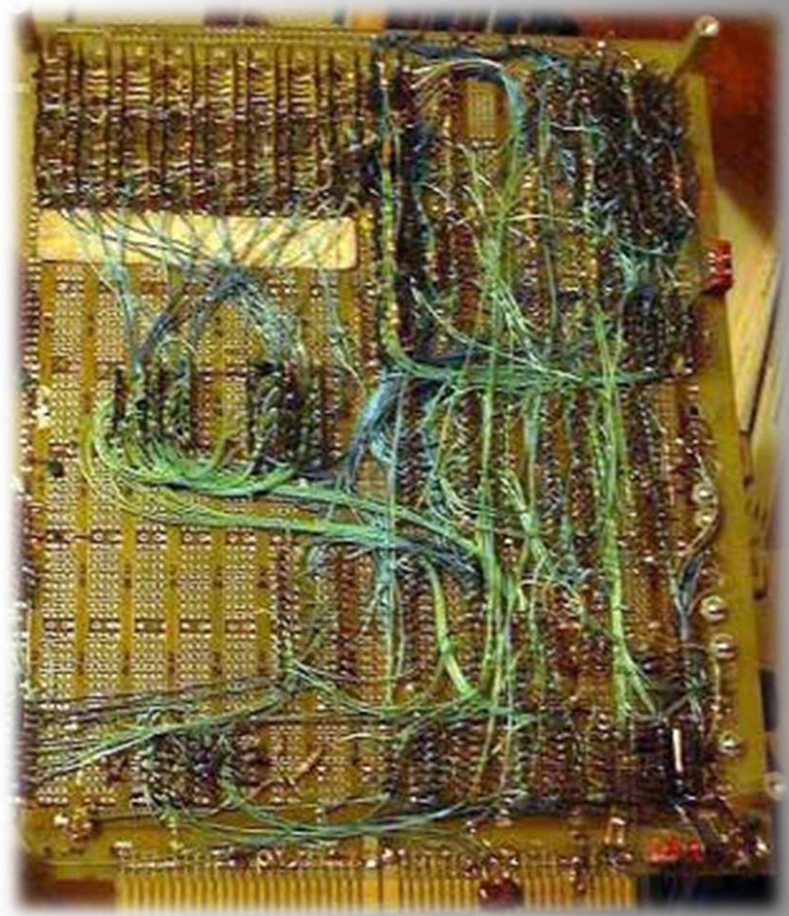
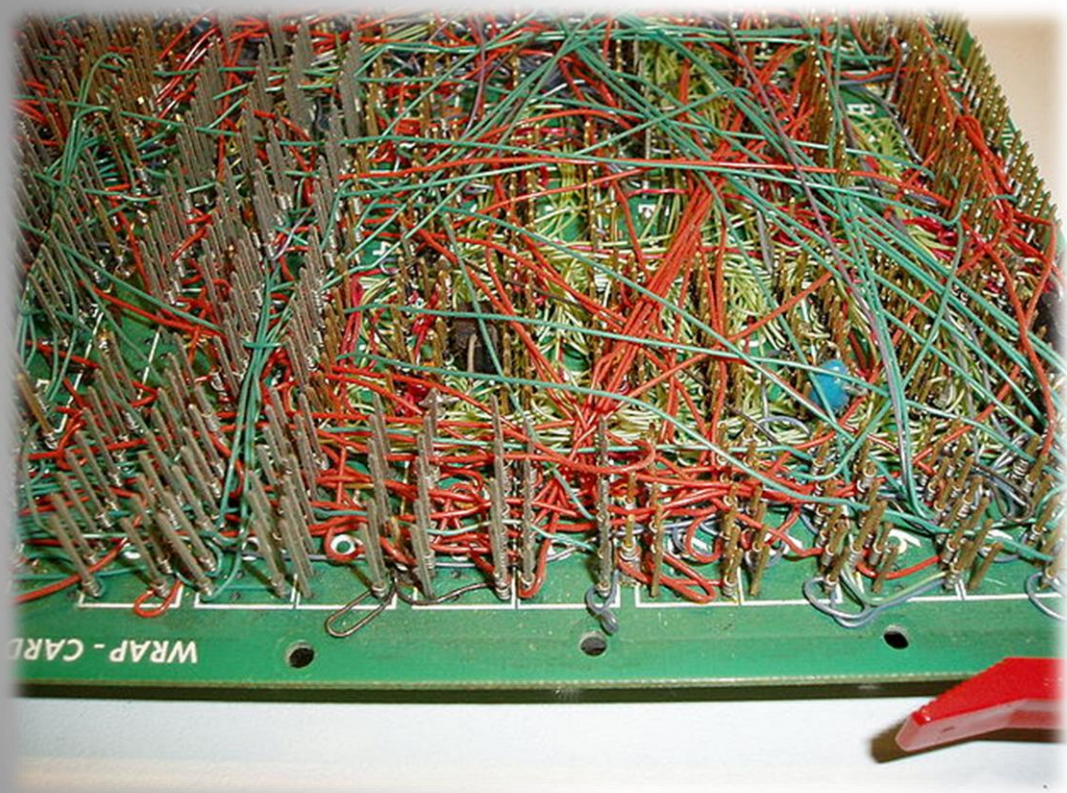
Većina savremenih računarskih sistema, počev od jednostavnih mikrokontrolera do personalnih računara i radnih stanica velike moći izračunavanja, zasnovana je na istoj bazičnoj organizaciji koju čine tri glavna podsistema: centralna procesorska jedinica, memorijski podsistem i podsistem ulazno-izlaznih uređaja koji su povezana četvrtim podsistemom – sistemskim magistralama:



0. Uvod
1. Arhitektura računara

- Organizacija računara
- CPU
- Sistemske magistrale
- Memorijski podsistem
- U/I podsistem
- Klasifikacija mikroprocesora

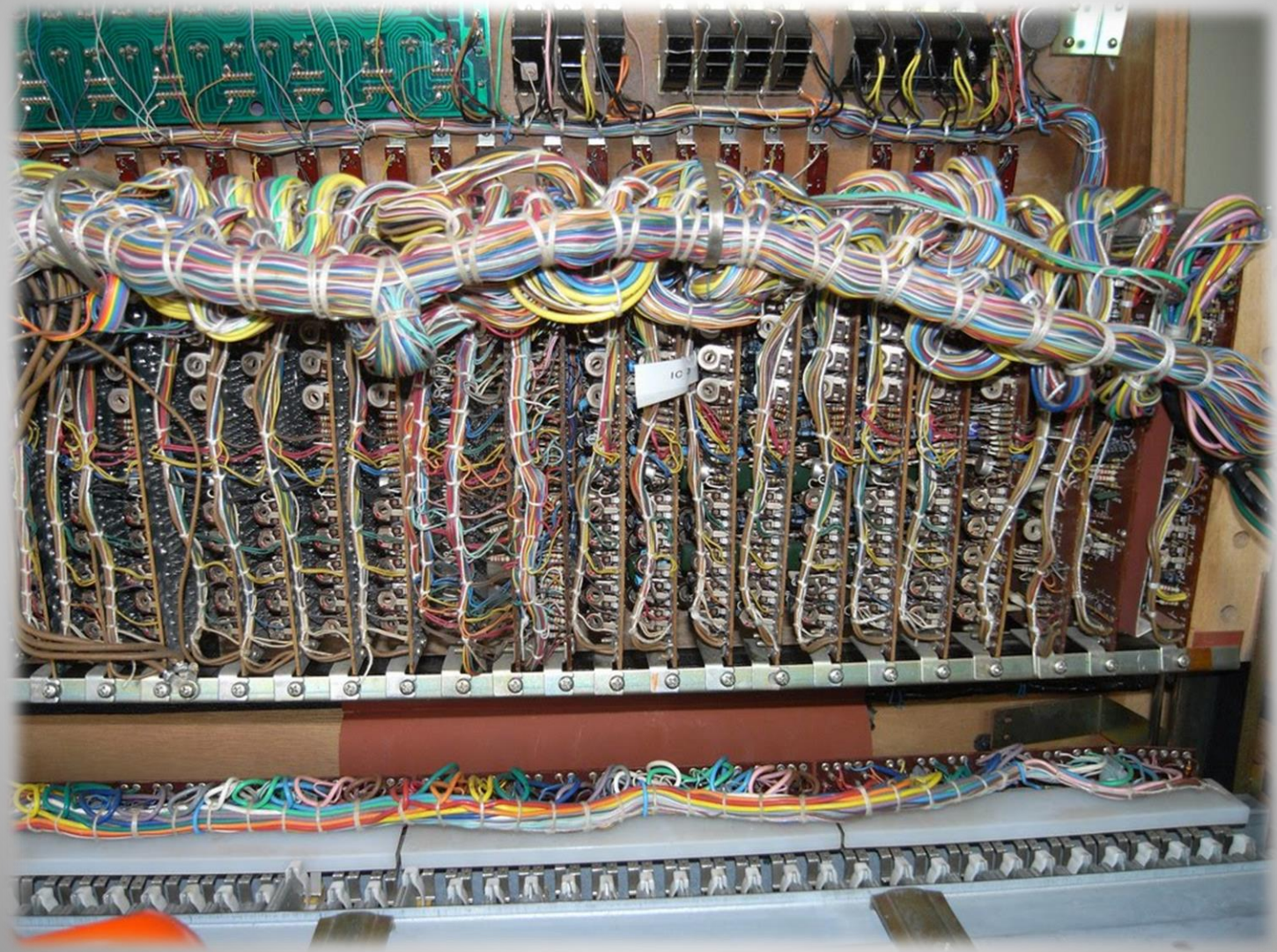
3-4

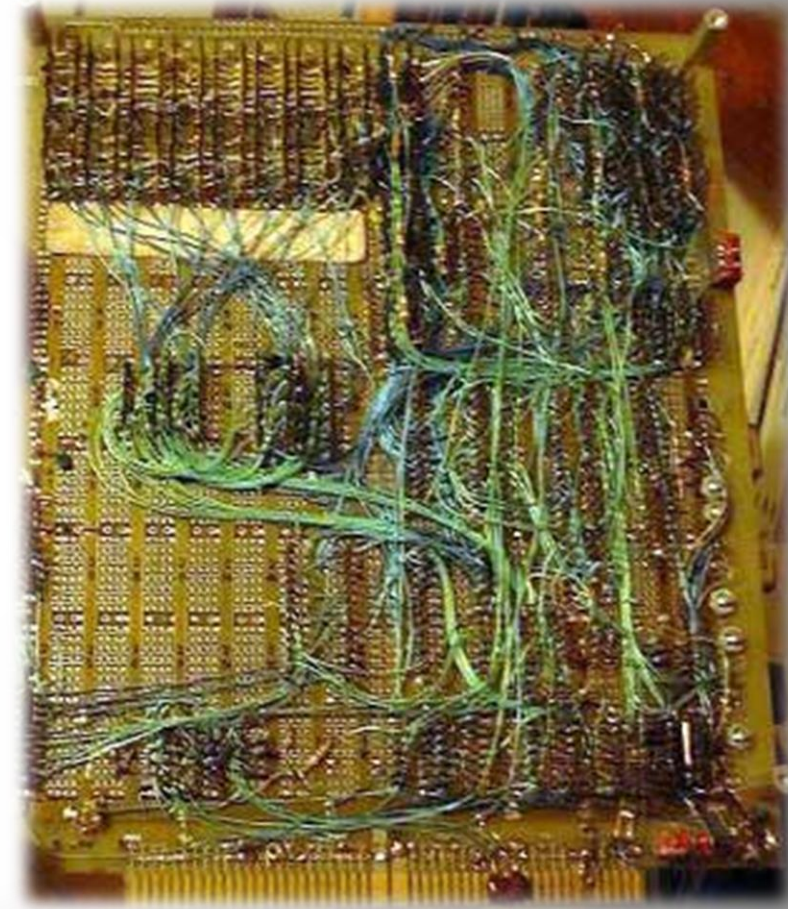
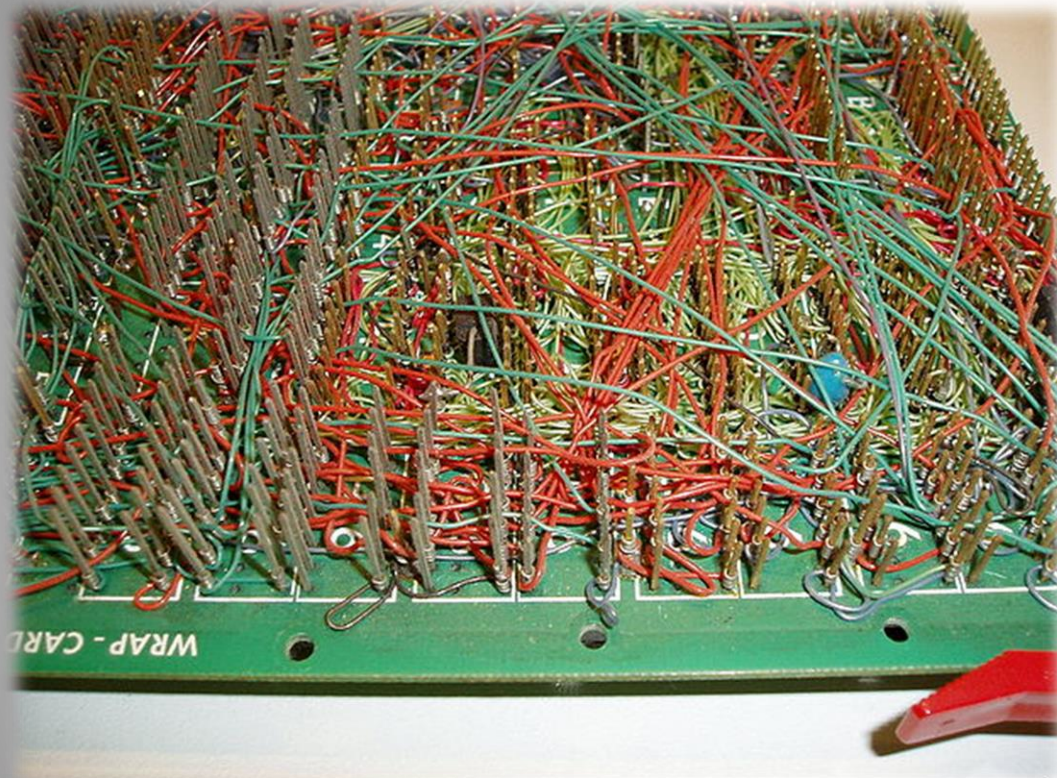


0. Uvod
1. Arhitektura računara

- Organizacija računara
- CPU
- Sistemske magistrale
- Memorijski podsistem
- U/I podsistem
- Klasifikacija mikroprocesora

3-4





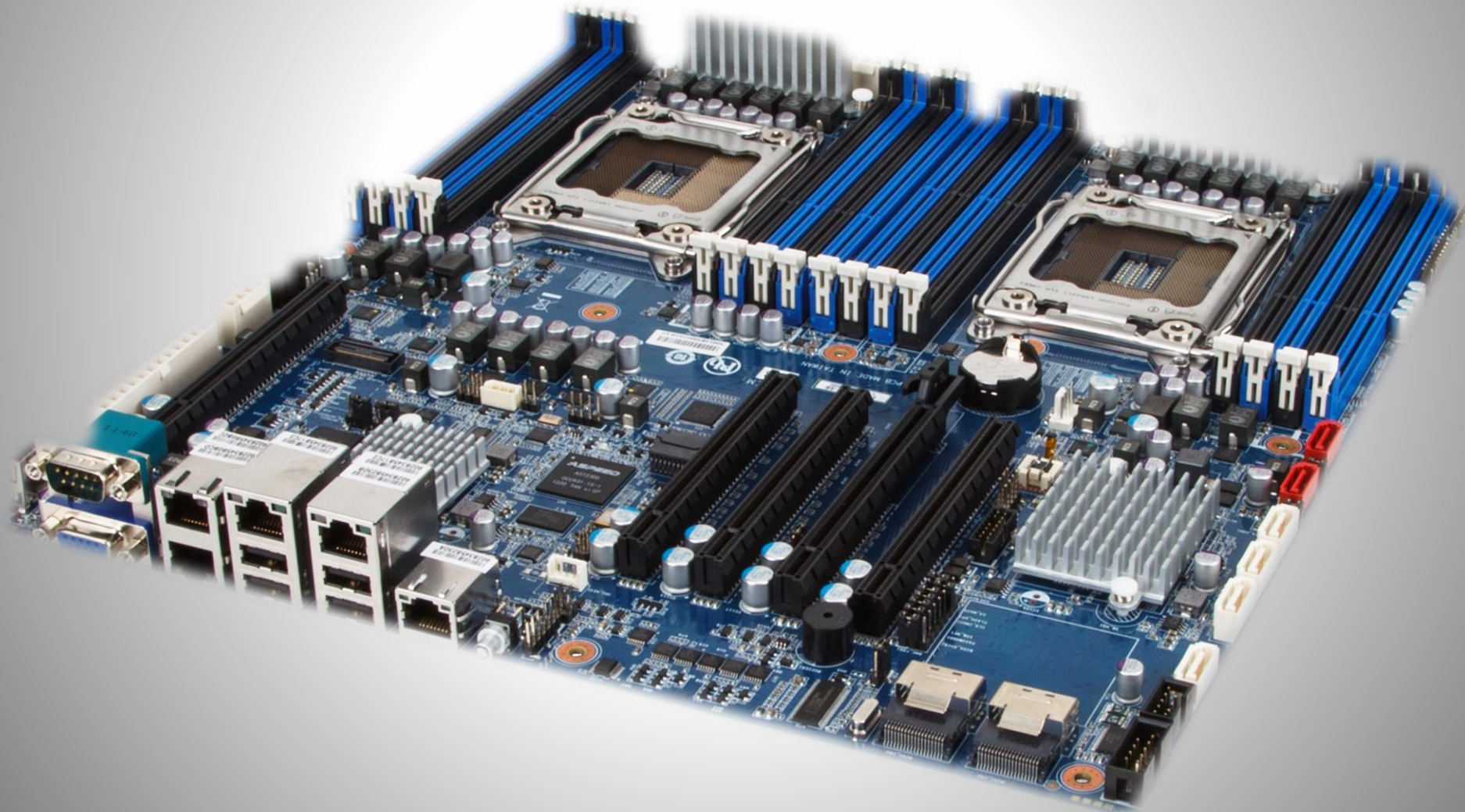
debugging ?

Radnje koje obavlja programer kako bi otklonio uočene greške u programu.

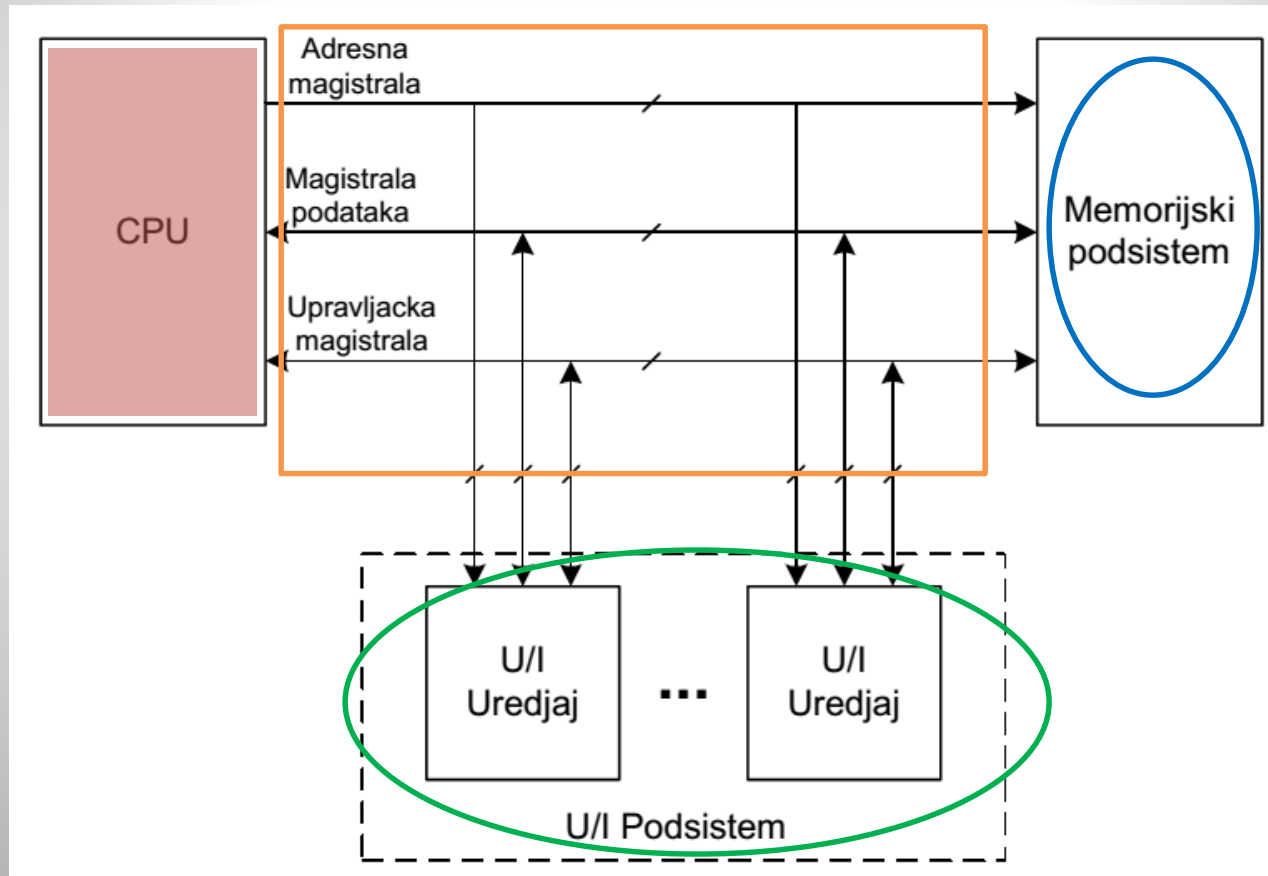
0. Uvod
1. Arhitektura računara

Organizacija računara
CPU
Sistemske magistrale
Memorijski podsistem
U/I podsistem
Klasifikacija mikroprocesora

3-4



Organizacija računara



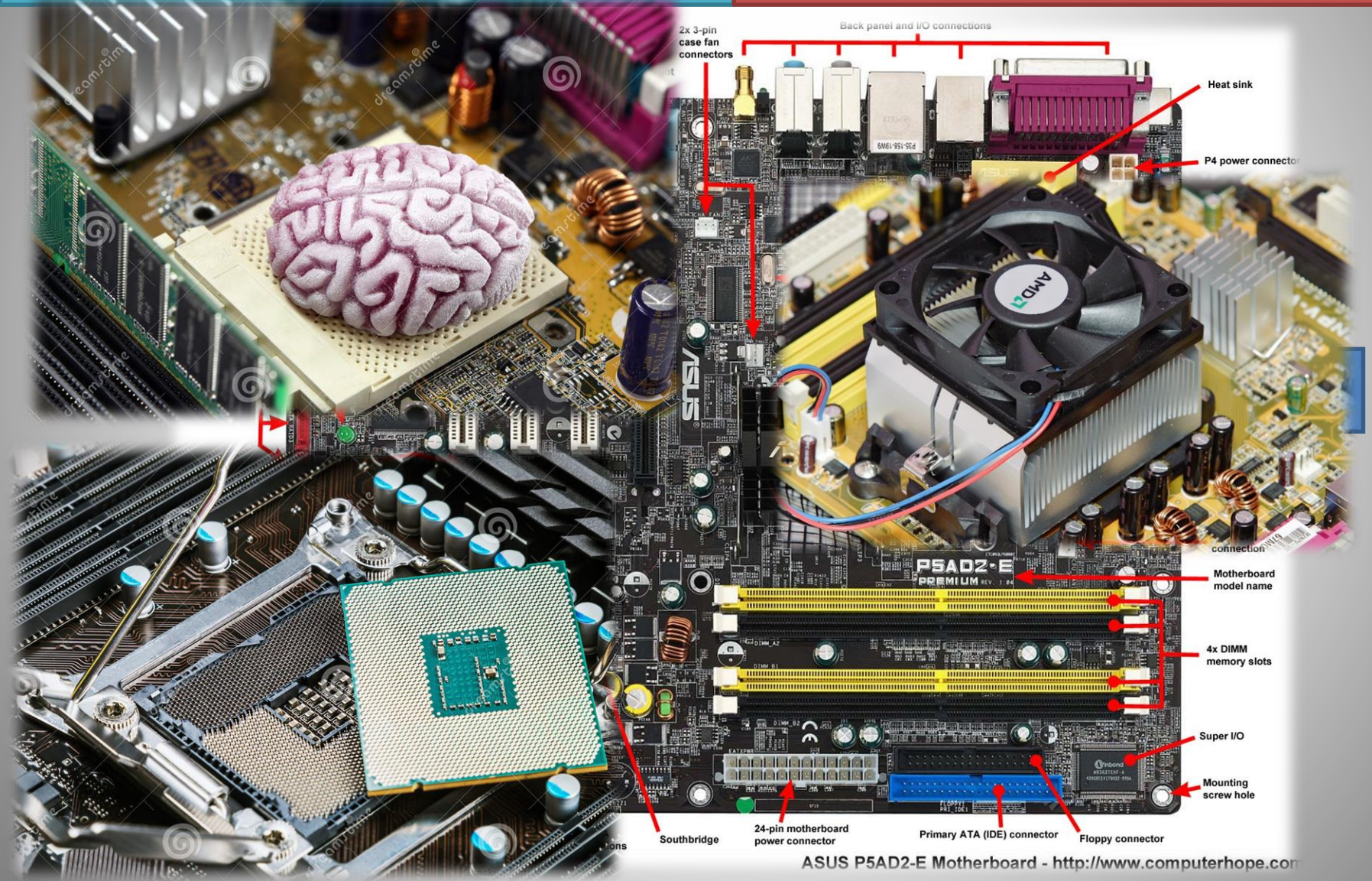
Uloga CPU

- CPU je u stanju da obavlja elementarne računске operacije i razmenjuje podatke sa memorijom i specijalizovanim integrisanim kolima za komunikaciju sa spoljnim svetom.
- CPU pribavlja iz memorije instrukcije i podatke, i izvršava instrukcije, transformišući tako ulazne podatke u izlazne, koje, po okončanju rada, predaje okruženju.
- Prvi računari bili su elektromehaničke naprave. Međutim, danas, računarski sistemi se realizuju isključivo u digitalnoj integrisanoj tehnologiji. Ova tehnologija omogućava realizaciju računskih mašina koje se sastoje od više miliona elementarnih sklopova (gejtova) i u stanju su da obavljaju više stotina miliona elementarnih računskih operacija u sekundi.
- Centralni procesor nije jedini procesor, njega imaju grafička kartica (GPU), zvučna kartica i mnogi drugi dijelovi, ali pod imenom procesor najčešće se misli na centralni procesor (CPU).

0. Uvod
1. Arhitektura računara

- Organizacija računara
- CPU
- Sistemske magistrale
- Memorijski podsistem
- U/I podsistem
- Klasifikacija mikroprocesora

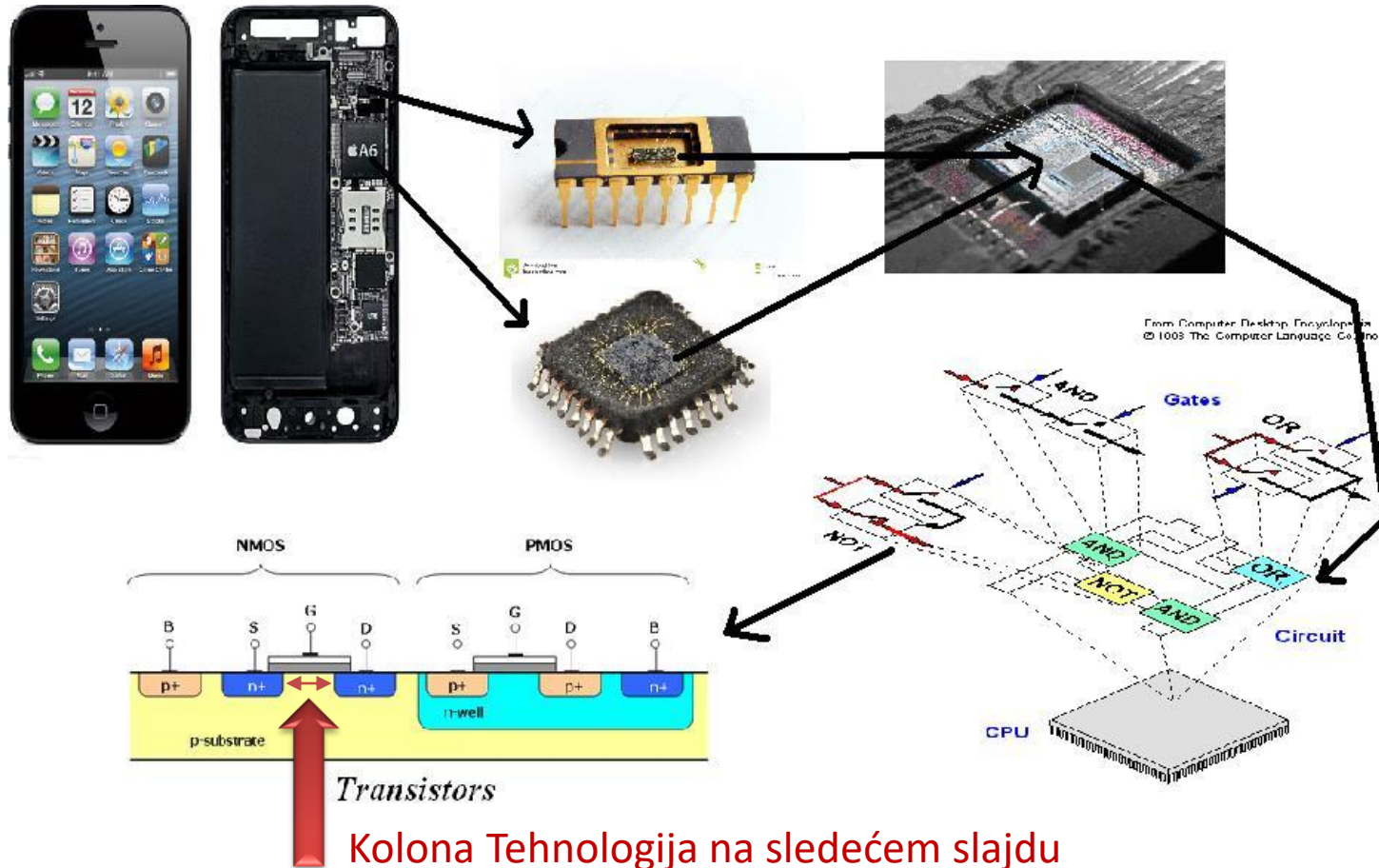
3-4



Po čemu se CPU (procesori) razlikuju?

- Tehnologija u kojoj su izrađeni
- Dužina procesorske reči
- Brzina procesora (Takt - Clock)
- Broj jezgara
- Veličina unutrašnje memorije
- Namena

- Centralne procesorske jedinice su po svojoj strukturi jako složene integrisane elektronske komponente koje se sastoje od nekoliko stotina miliona tranzistora smeštenih u jednom čipu.
- **Moore-ov zakon** koji objašnjava da se svakih 18 meseci broj tranzistora i brzine udvostručava.



Procesor	Br. tranzistora	Godina	Kompanija	Tehnologija	Površina
Intel 4004	2,300	1971	Intel	10,000 nm	12 mm ²
Intel 8008	3,500	1972	Intel	10,000 nm	14 mm ²
RCA 1802	5,000	1974	RCA	5,000 nm	27 mm ²
Intel 8086	29,000	1978	Intel	3,000 nm	33 mm ²
Intel 80286	134,000	1982	Intel	1,500 nm	49 mm ²
Intel 80386	275,000	1985	Intel	1,500 nm	104 mm ²
ARM 1	25,000	1985	Acorn	3,000 nm	50 mm ²
Intel 80486	1,180,235	1989	Intel	1000 nm	173 mm ²
Pentium	3,100,000	1993	Intel	800 nm	294 mm ²
Pentium Pro	5,500,000	1995	Intel	500 nm	307 mm ²
Pentium III Coppermine	21,000,000	2000	Intel	180 nm	80 mm ²
Core 2 Duo Conroe	291,000,000	2006	Intel	65 nm	143 mm ²
ARM Cortex-A9	26,000,000	2007	ARM	45 nm	31 mm ²
Core 2 Duo Wolfdale	411,000,000	2007	Intel	45 nm	107 mm ²
Core i7 (Quad)	731,000,000	2008	Intel	45 nm	263 mm ²
8-core Xeon Nehalem-EX	2,300,000,000	2010	Intel	45 nm	684 mm ²
22-core Xeon Broadwell-E5	7,200,000,000	2016	Intel	14 nm	456 mm ²
32-core AMD Epyc	19,200,000,000	2017	AMD	14 nm	4× 192 mm ²

Po čemu se CPU (procesori) razlikuju?

- Poluprovodnička tehnologija u kojoj su izrađeni
- Dužina procesorske reči
 - Dužina procesorske reči je broj bitova koji se jednovremeno prenosi i obrađuje unutar procesora (8-bitni, 16-bitni, 32-bitni, 64-bitni, 128-bitni)
- Brzina procesora (Takt - Clock)
- Broj jezgara
- Veličina unutrašnje memorije (Cache memorija)
- Namena

Po čemu se CPU (procesori) razlikuju?

- Poluprovodnička tehnologija u kojoj su izrađeni
- Dužina procesorske reči
- Brzina procesora (Takt - Clock)
 - Brzina procesora je broj operacija koje procesor može da izvrši u 1 sek. Izražava se u MIPS (Milion Instruction Per Second) ili u MFLOPS (Milion Floating Point Operations Per Second).
- Broj jezgara
- Veličina unutrašnje memorije (Cache memorija)
- Namena

Takt (Clock)

- Takt je periodičan signal, konstantne učestanosti koji se generiše na matičnoj ploči.
- Jedna perioda ovog signala naziva se perioda takta
- Recipročna vrednost trajanja jedne periode takta predstavlja brzinu takta i izražava se u Hz (MHz, GHz).
- Povećanje učestanosti takta skraćuje vreme izvršenja instrukcija (CPU ima ograničenja u odnosu na max učestanost takta na kojoj može da radi)
- Intel 8088 je imao max. učestanost takta od **4.77 MHz**.
- Intel i7 8700 ima max. učestanost takta od **4.6 GHz**.

Po čemu se CPU (procesori) razlikuju?

- Poluprovodnička tehnologija u kojoj su izrađeni
- Dužina procesorske reči
- Brzina procesora (Takt - Clock)
- Broj jezgara –
 - 2, 4, 8, 16 jezgra
 - grafički procesori – nekoliko stotina jezgara
- Veličina unutrašnje memorije (Cache memorija)
- Namena

Procesor	Godina	Učestanost
4004	1971	108 kHz
8086	1978	10 MHz
Intel Pentium II	1999	450 MHz
Intel Pentium III	2003	1.4 GHz
Pentium 4	2008	3.8 GHz
Intel Core 2	2011	3.33 GHz
Intel Core i7	2017	4.4 GHz

Procesor	Godina	Broj jezgara
Core Duo	2006	2
Core 2 Quad	2007	4
Core i7	2010	6
Core i7	2014	8
Core i7	2016	10

• **Problemi:**

- Povećanje brzine – efekat tunelovanja !! (14 nm)
- Povećanje broja tranzistora – odvođenje toplote
(površina/broj gejtova = $768\text{mm}^2 / 19\,200\,000\,000 = 0.000\,000\,04\text{mm}^2 = 4 \times 10^{-8}\text{mm}^2$)

• **Rešenja:**

- više-jezgarni procesori
- više-procesorski sistemi
- paralelna obrada (hardverska i softverska rešenja)

Po čemu se CPU (procesori) razlikuju?

- Poluprovodnička tehnologija u kojoj su izrađeni
- Dužina procesorske reči
- Brzina procesora (Takt - Clock)
- Broj jezgara
- Veličina unutrašnje memorije (Cache memorija)
- Namena

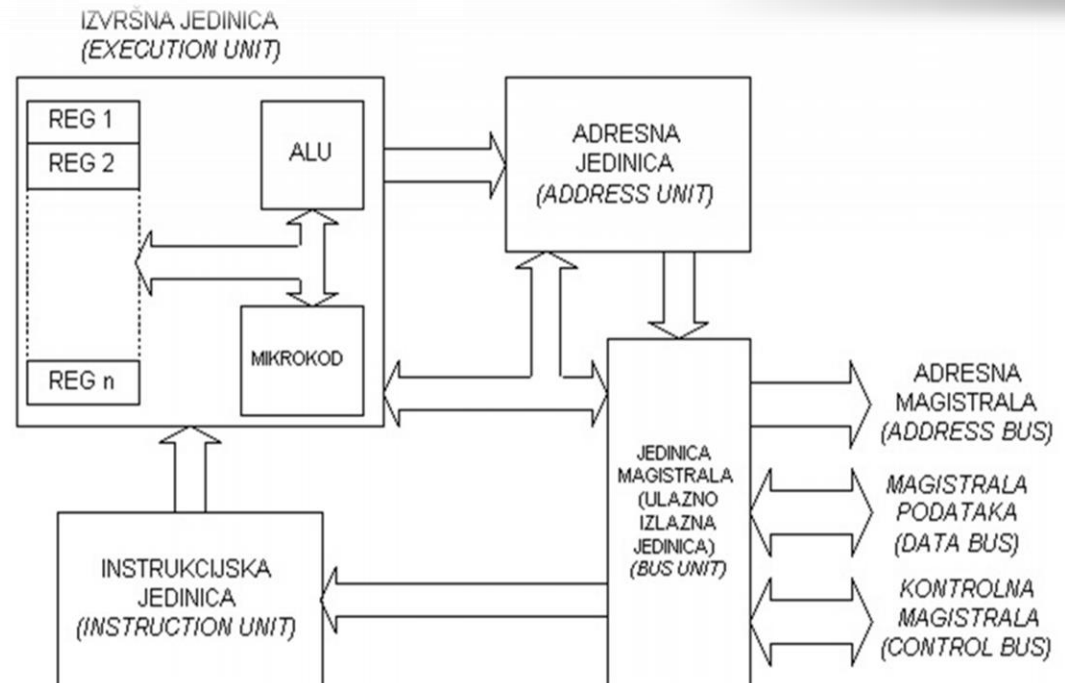
Interna organizacija CPU jedinice

Prema funkciji CPU se sastoji od:

- Izvršne jedinice
- Jedinice za vezu ka sistemskim (spoljnim magistralama)
- Adresne jedinice
- Instrukcijske jedinice

Takođe, sreće se i niz drugih jedinica kao što su:

- ultrabrze memorije,
- matematički koprocesori,
- grafički koprocesori i sl.



CPU jedinica

CPU jedinica upravlja radom računara tako što izvršava programske instrukcije. CPU izvršava program instrukciju-po-instrukciju pri čemu izvršenje svake pojedinačne instrukcije odgovara jednom instrukcijskom ciklusu.

Svaki instrukcijski ciklus uključuje tri glavne aktivnosti (ili faze):

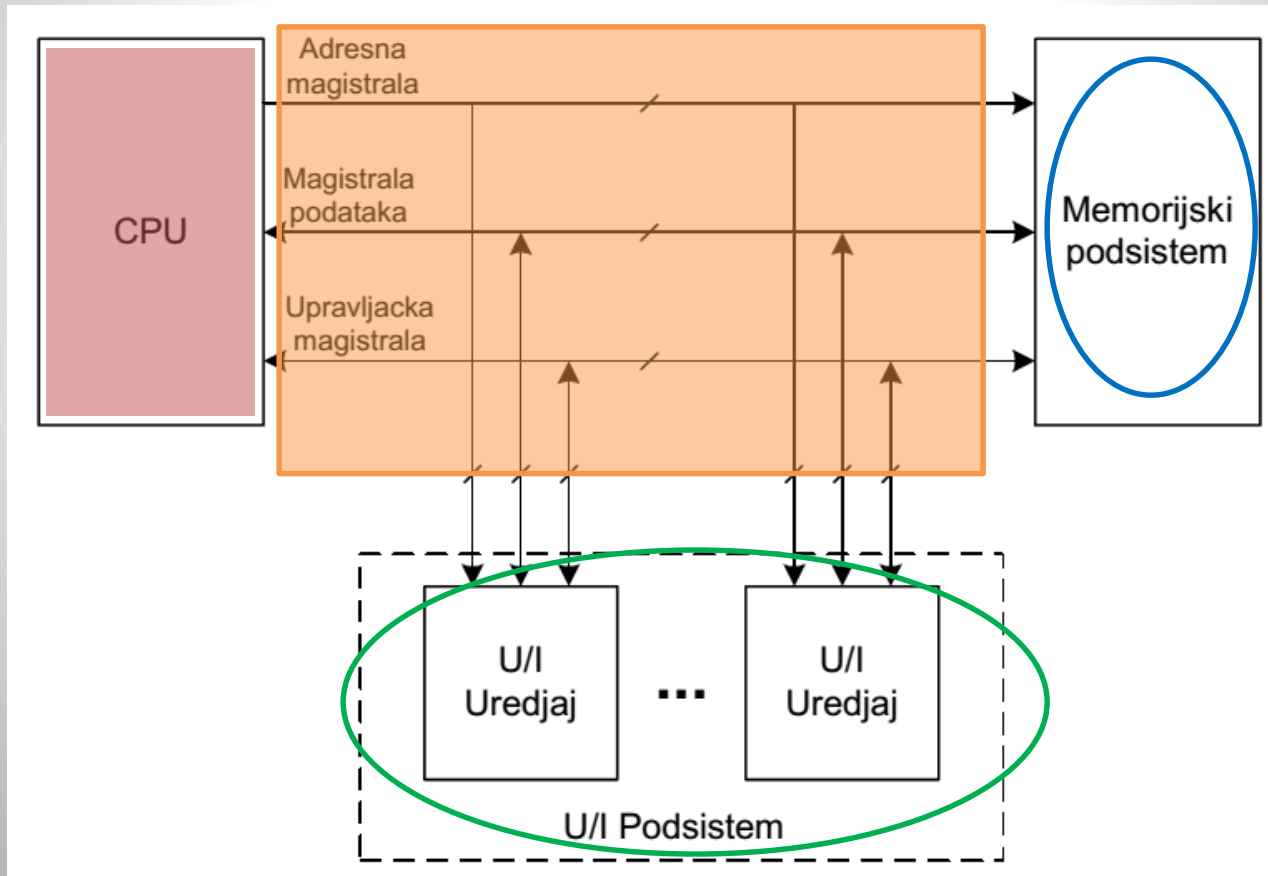
1. pribavljanje instrukcije,
2. dekodiranje instrukcije i
3. izvršenje instrukcije.

Pribavljanje instrukcije odgovara čitanju instrukcije iz programske memorije. Da bi se instrukcija izvršila potrebno je obaviti neku specifičnu sekvencu operacija. Kada CPU dekodira instrukciju, on zapravo utvrđuje o kojoj instrukciji se radi, kako bi izabrao korektnu sekvencu operacija koju treba obaviti.

Konačno, CPU izvršava instrukciju. Niz operacija koje treba obaviti da bi se izvršila neka instrukcija, se razlikuje od instrukcije do instrukcije.

Izvršenje instrukciju može da uključi čitanje podatka iz memorije, upis podatka u memoriju, čitanje iz ili upis podatka u U/I uređaj, obavljanje aritmetičkih ili logičkih operacija unutar CPU jedinice, ili neku kombinaciju ovih operacija.

Organizacija računara

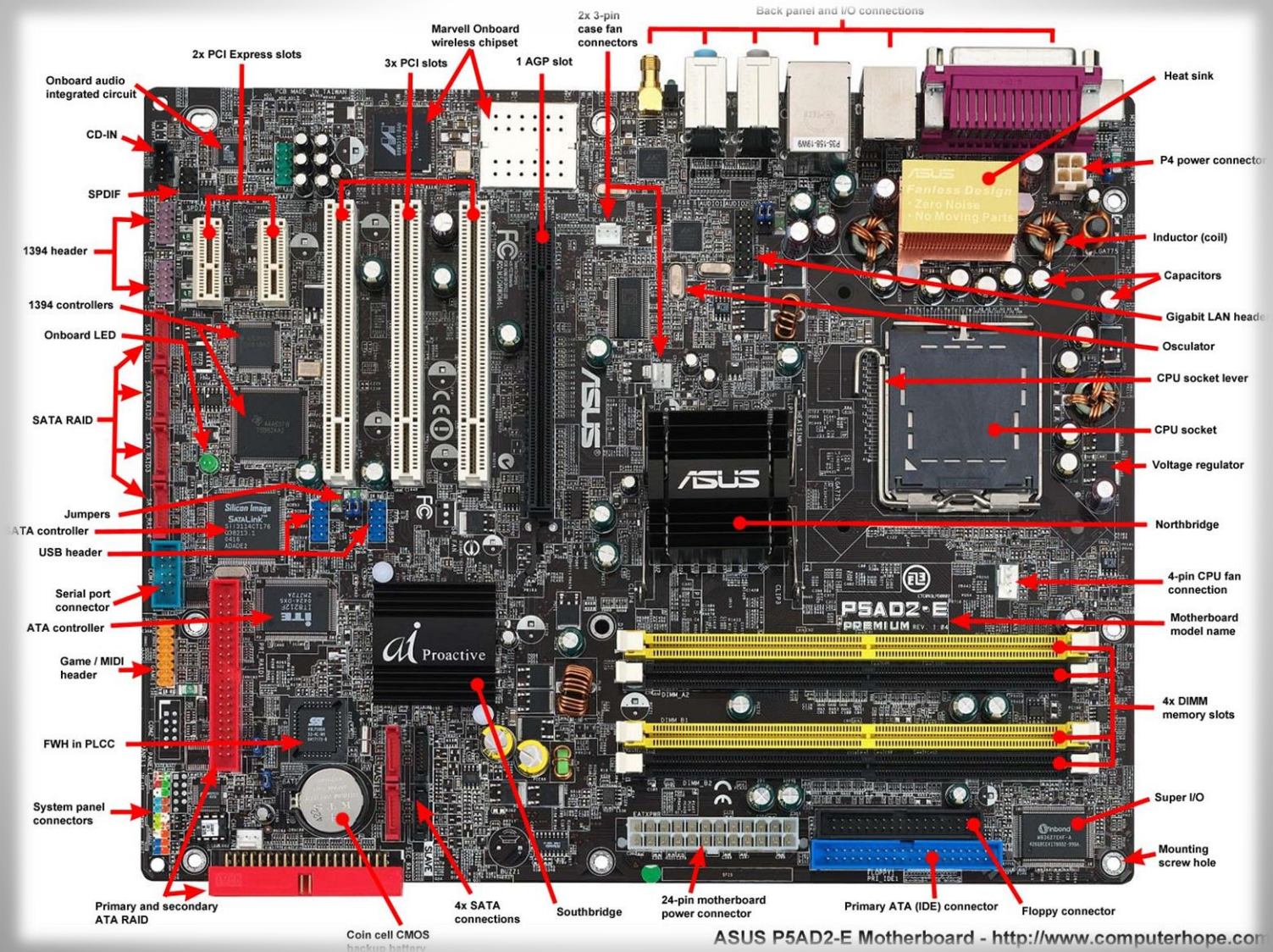


0. Uvod

1. Arhitektura računara

Organizacija računara
CPU
Sistemske magistrale
Memorijski podsistem
U/I podsistem
Klasifikacija mikroporcesora

3-4

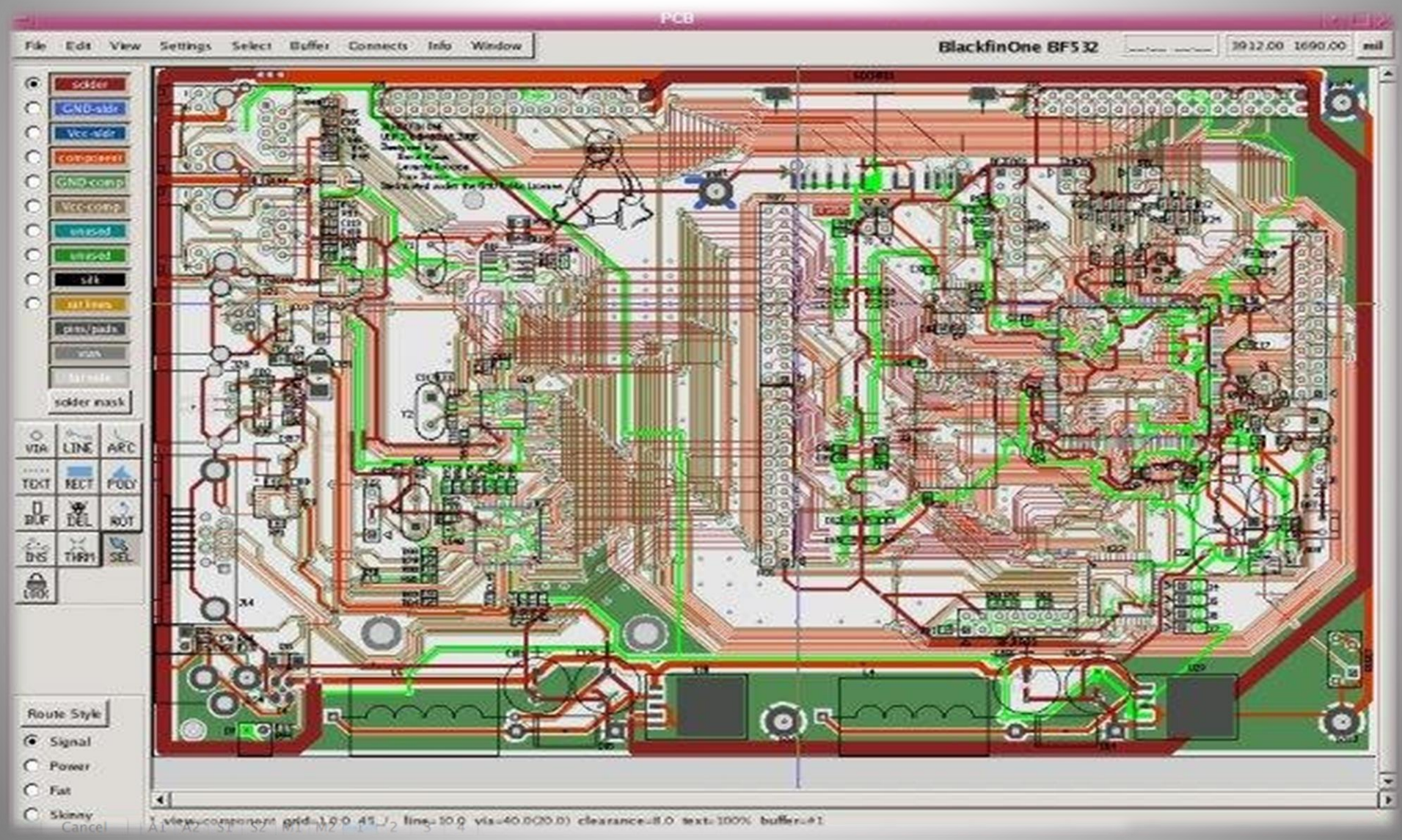


ASUS P5AD2-E Motherboard - <http://www.computerhope.com>

0. Uvod
1. Arhitektura računara

- Organizacija računara
- CPU
- Sistemske magistrale
- Memorijski podsistem
- U/I podsistem
- Klasifikacija mikroprocesora

3-4

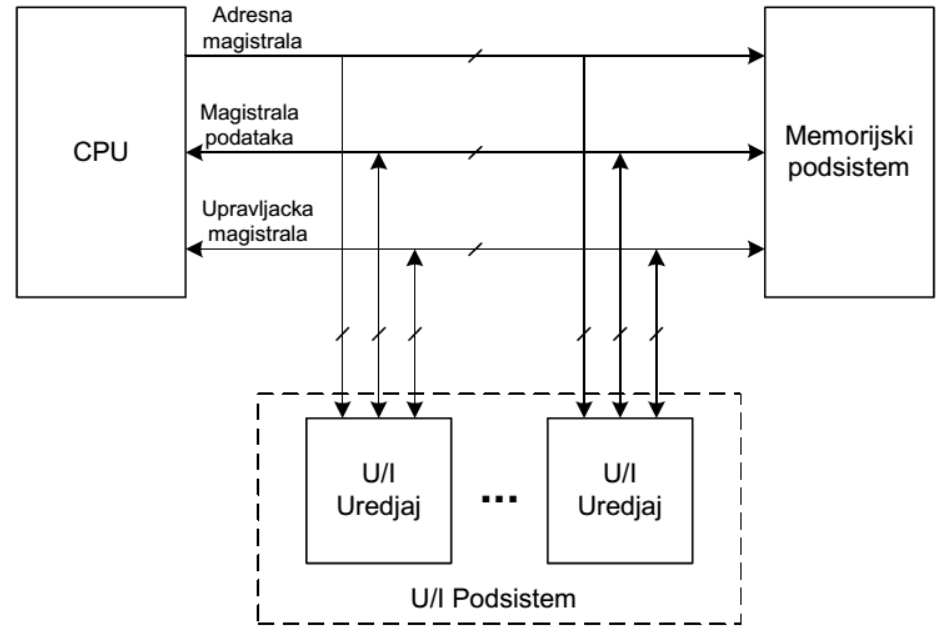


Sistemske magistrale

Kao što se može videti sa slike, podsistemi računara međusobno su povezani uz pomoć magistrala.

Magistralu čini skup veza (žica), od kojih se svaka koristi za prenos jednog bita informacije. Prenos informacije od jedne do neke druge komponente ostvaruje se tako što izvorišna komponenta postavlja podatak na magistralu, a odredišna komponenta očitava podatak sa magistrale.

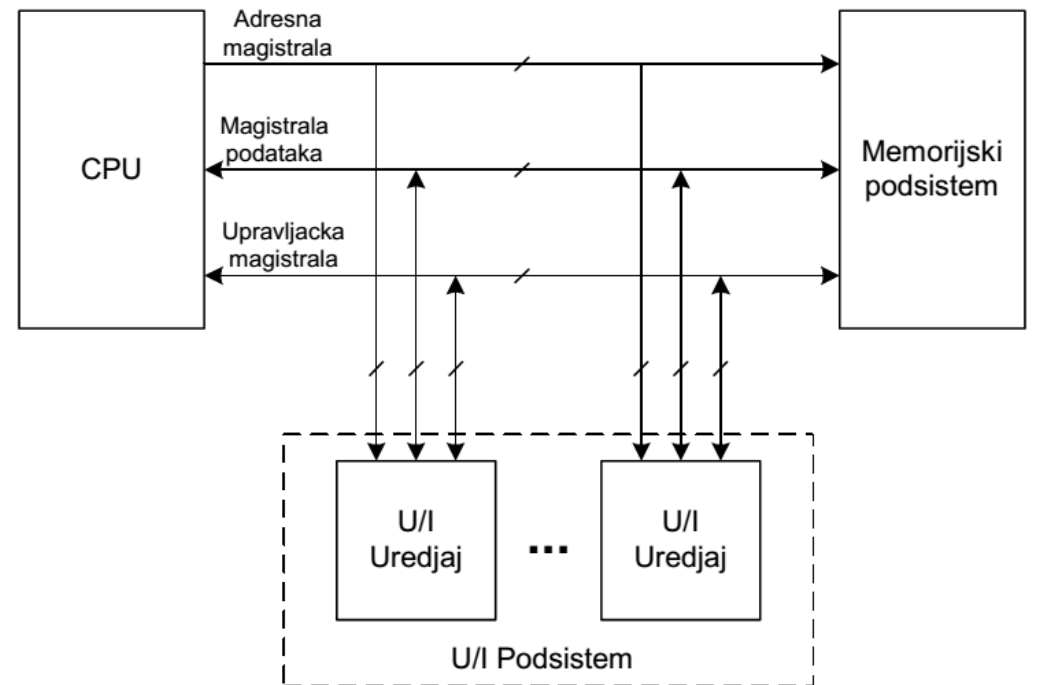
Korišćenje magistrala je ekonomičnije rešenje u odnosu na direktne veze između sistemskih komponentata, naročito u slučajevima kada je broj komponenti veliki. Magistrale zauzimaju manje prostora na štampanoj ploči ili na čipu i zahtevaju manji utrošak energije u odnosu na veći broj direktnih veza. Takođe, magistrale zahtevaju manji broj pinova na čipu ili čipovima koji čine računarski sistem.



Sistemske magistrale

U većini modernih računarskih sistema možemo sresti tri osnovna tipa sistemskih magistrala i to:

- adresnu magistralu,
- magistralu podataka i
- upravljačku magistralu.



Sistemske magistrale – adresna magistrala

- **Adresna magistrala** se koristi za prenos memorijskih i U/I adresa.
- Uvek kada CPU čita podatak ili instrukciju iz memorije ili upisuje podatak u memoriju, on mora da navede adresu memorijske lokacije kojoj želi da pristupi.
- CPU postavlja adresu pristupa na adresnu magistralu; memorija prihvata adresu sa adresne magistrale i koristi je za pristup odgovarajućoj memorijskoj lokaciji.
- Takođe, svaki U/I uređaj, kao što je tastatura, kontroler displeja, ili kontroler diska, kao i svaki port unutar U/I uređaja poseduje jedinstvenu adresu.
- Uvek kad CPU pristupa nekom U/I uređaju, on postavlja adresu uređaja na adresnu magistralu.
- Svaki uređaj očitava adresu sa magistrale i utvrđuje da li CPU pristupa baš njemu.
- Za razliku od ostalih sistemskih magistrala, podatke na adresnu magistralu uvek postavlja CPU (tj. CPU nikada ne preuzima podatak sa adresne magistrale).
- Drugim rečima, adresna magistrala je jednosmerna, usmerena od CPU ka ostalim sistemskim komponentama.

Sistemske magistrale – magistrala podataka

- Podaci se prenose preko **magistrale podataka**.
- Prilikom pribavljanja podataka ili instrukcija iz memorije, CPU prvo postavlja memorijsku adresu na adresnu magistralu.
- Nakon toga, memorija postavlja traženi podatak na magistralu podataka koga, konačno, CPU preuzima.
- Kada upisuje podatak u memoriju, CPU postavlja adresu na adresnu magistralu, a podatak na magistralu podataka.
- Memorija preuzima podatak i smešta ga u odgovarajuću lokaciju.
- Proces čitanja/upisa podataka iz/u U/I uređaja odvija se na sličan način.

Sistemske magistrale – upravljačka magistrala

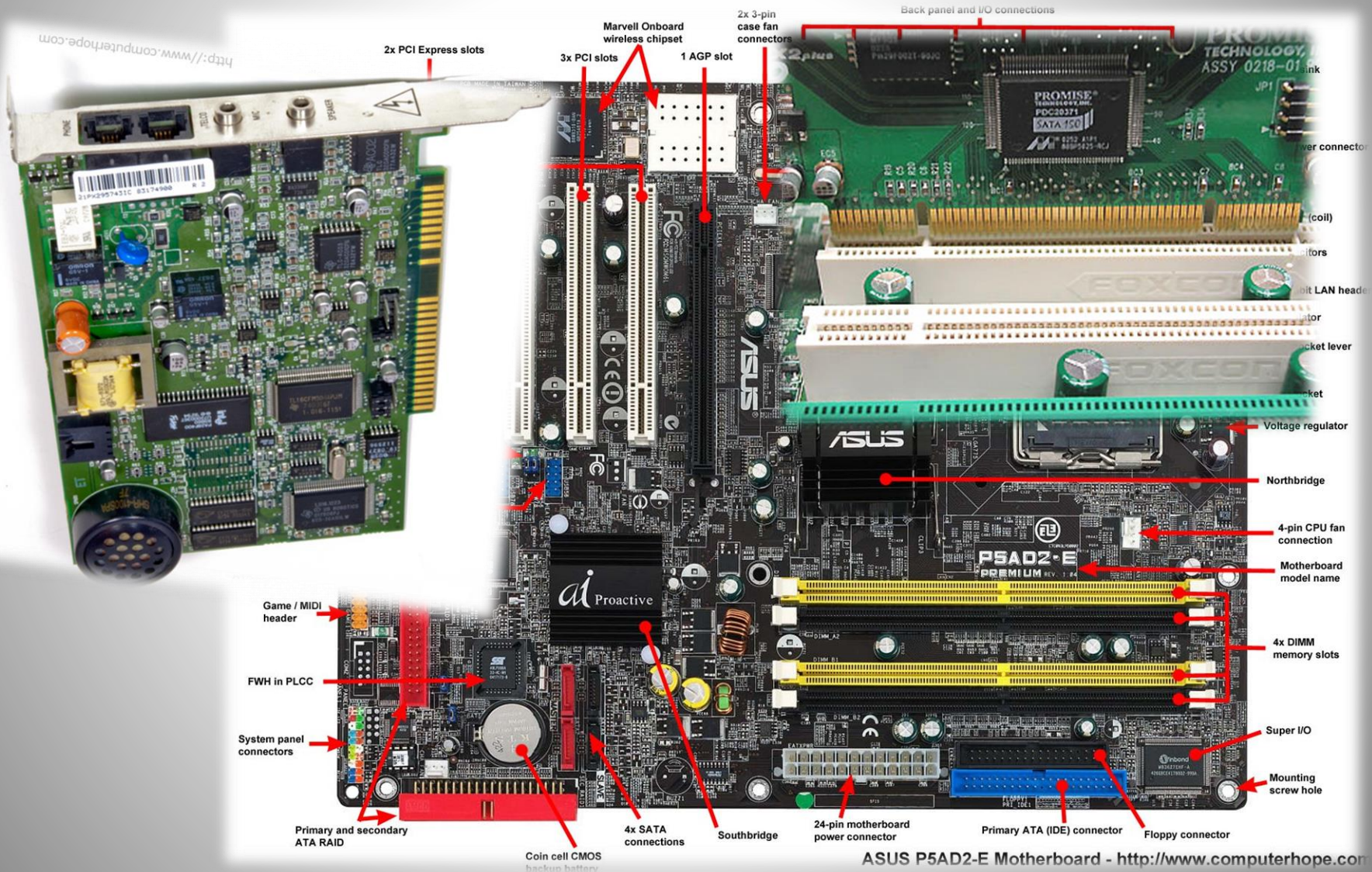
- **Upravljačka magistrala** razlikuje se donekle od druge dve magistrale.
- Naime, adresna magistrala se sastoji od n-linija koje se zajedno koriste za prenos jedne n-to bitne adrese.
- Slično, linijama magistrale podataka prenosi se jedinstveni, više-bitni podatak.
- Nasuprot prethodnom, upravljačka magistrala je skup nezavisnih upravljačkih signala i to je razlikuje od magistrale podataka i adresne magistrale.
- Na primer, signali upravljačke magistrale ukazuju da li se pristupa U/I uređajima ili memoriji, da li CPU zahteva upis ili čitanje, da li su U/I uređaj ili memorija spremni za prenos podataka itd. Iako je na slici upravljačka magistrala predstavljena kao dvosmerna, praktično, ovu magistralu uglavnom čine logički nezavisni jednosmerni signali koji se kreću u različitim smerovima.
- Većina signala izlazi iz CPU jedinice, mada postoje i oni koji ulaze u CPU.

0. Uvod

1. Arhitektura računara

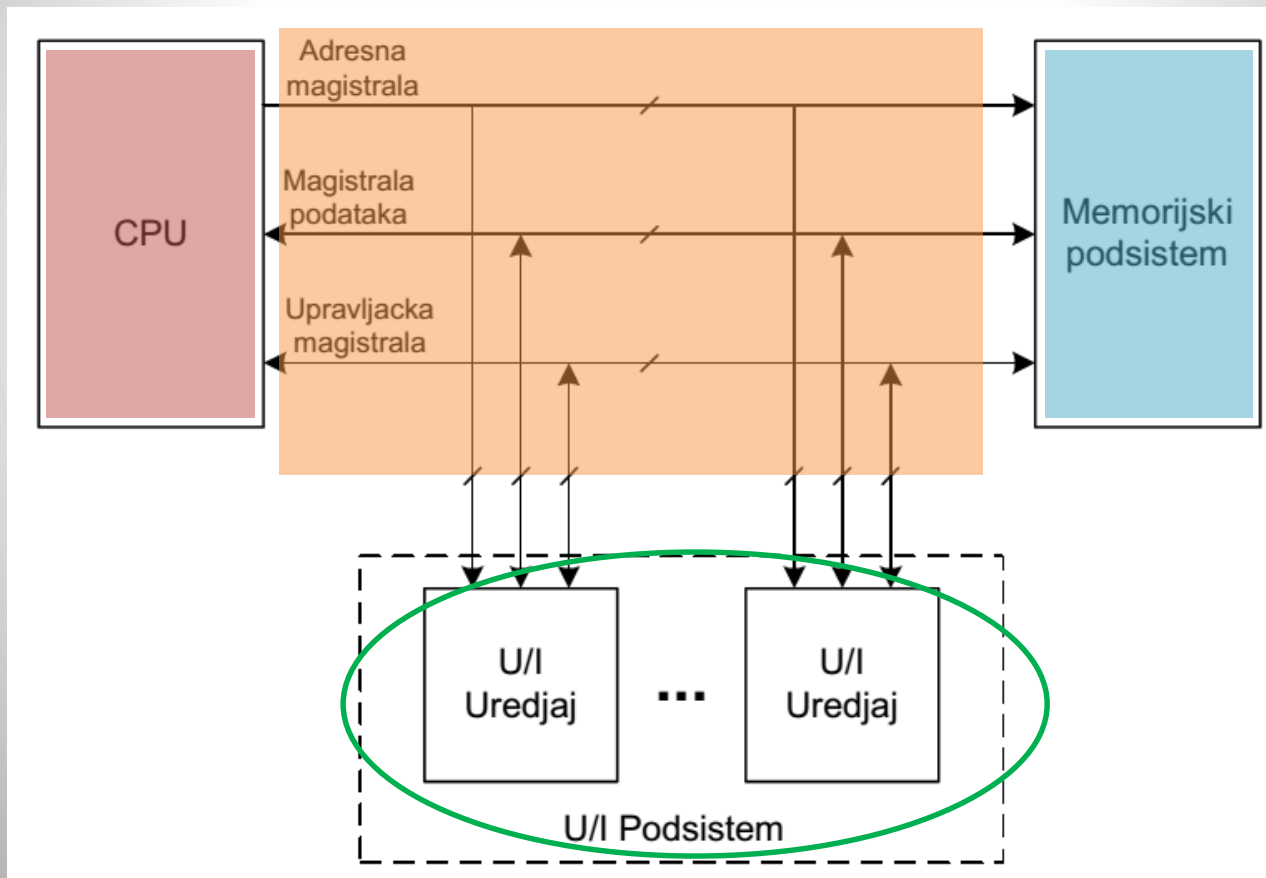
- Organizacija računara
- CPU
- Sistemske magistrale
- Memorijski podsistem
- U/I podsistem
- Klasifikacija mikroporcesora

3-4



ASUS P5AD2-E Motherboard - <http://www.computerhope.com>

Organizacija računara



0. Uvod

1. Arhitektura računara

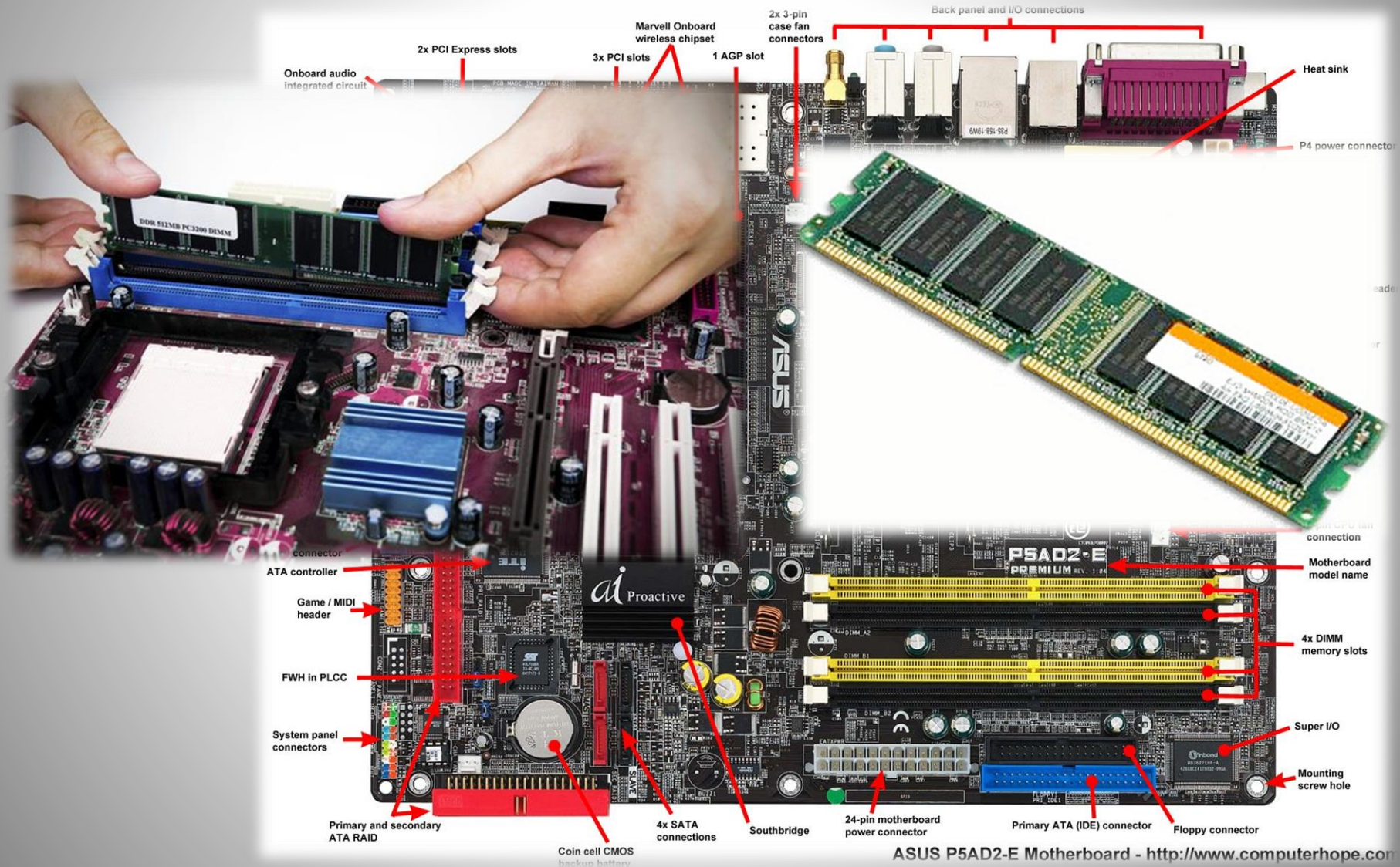
Organizacija računara
CPU

Sistemske magistrale
Memorijski podsistem

U/I podsistem

Klasifikacija mikroprocesora

3-4



Organizacija memorijskog podsistema

8-bitna organizovana memorija

0	1010 1011
1	1110 1011
2	1011 1001
3	1000 1001
4	1011 1011
5	1110 1011
6	1010 1001
7	1010 1001
⋮	⋮
⋮	⋮
⋮	⋮
m-1	0010 1011
m	1000 1011

Adresa memorijske lokacije →

Sadržaj memorijske lokacije ←

Numeracija bitova

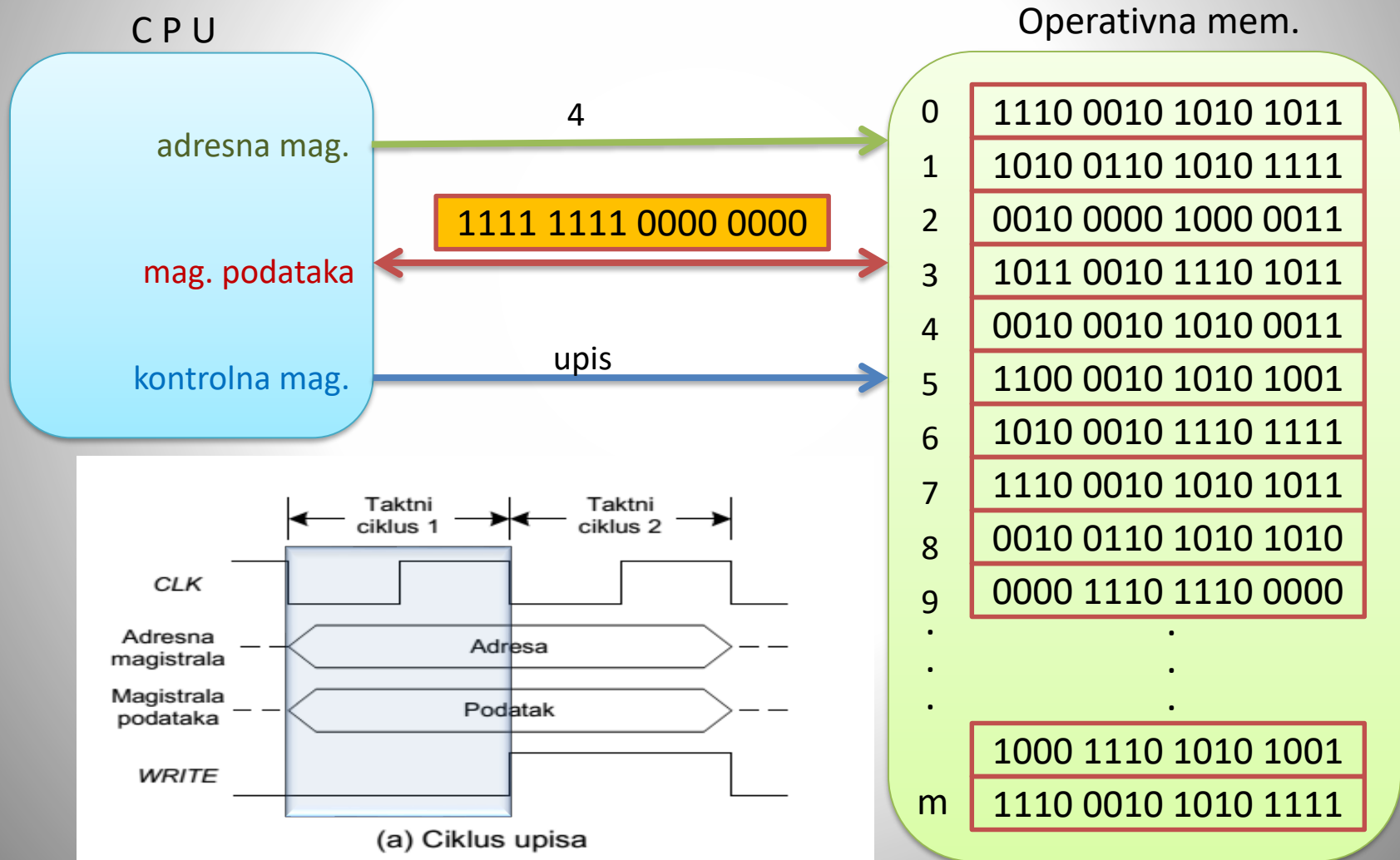
7 ... 0

16-bitna organizovana memorija

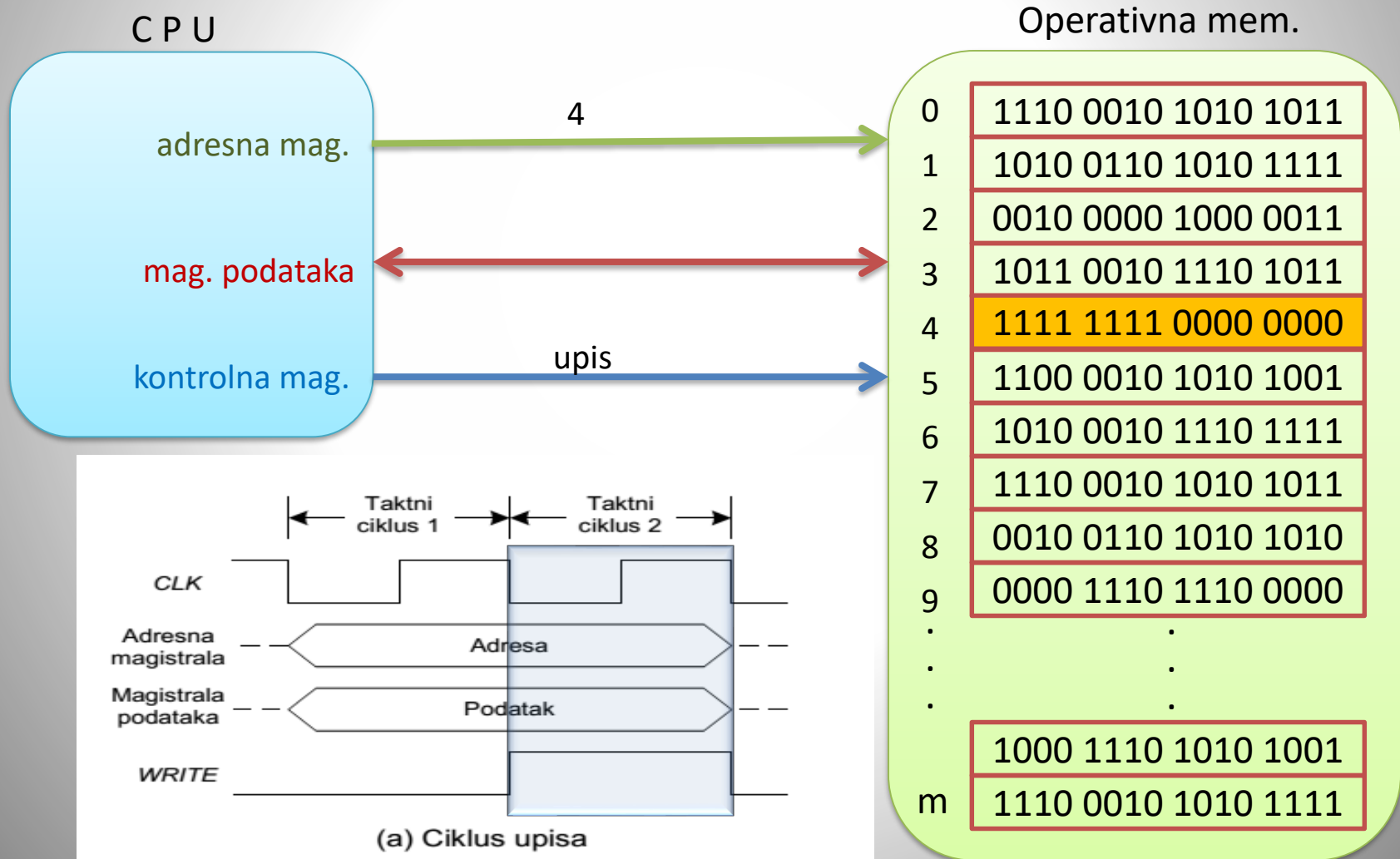
0	1110 0010 1010 1011
1	1010 0110 1010 1111
2	0010 0000 1000 0011
3	1011 0010 1110 1011
4	0010 0010 1010 0011
5	1100 0010 1010 1001
6	1010 0010 1110 1111
7	1110 0010 1010 1011
⋮	⋮
⋮	⋮
⋮	⋮
m-1	1000 1110 1010 1001
m	1110 0010 1010 1111

Memorijska reč može biti:
8-bitna (n=8),
16-bitna (n=16),
32-bitna (n=32),
64-bitna (n=64)

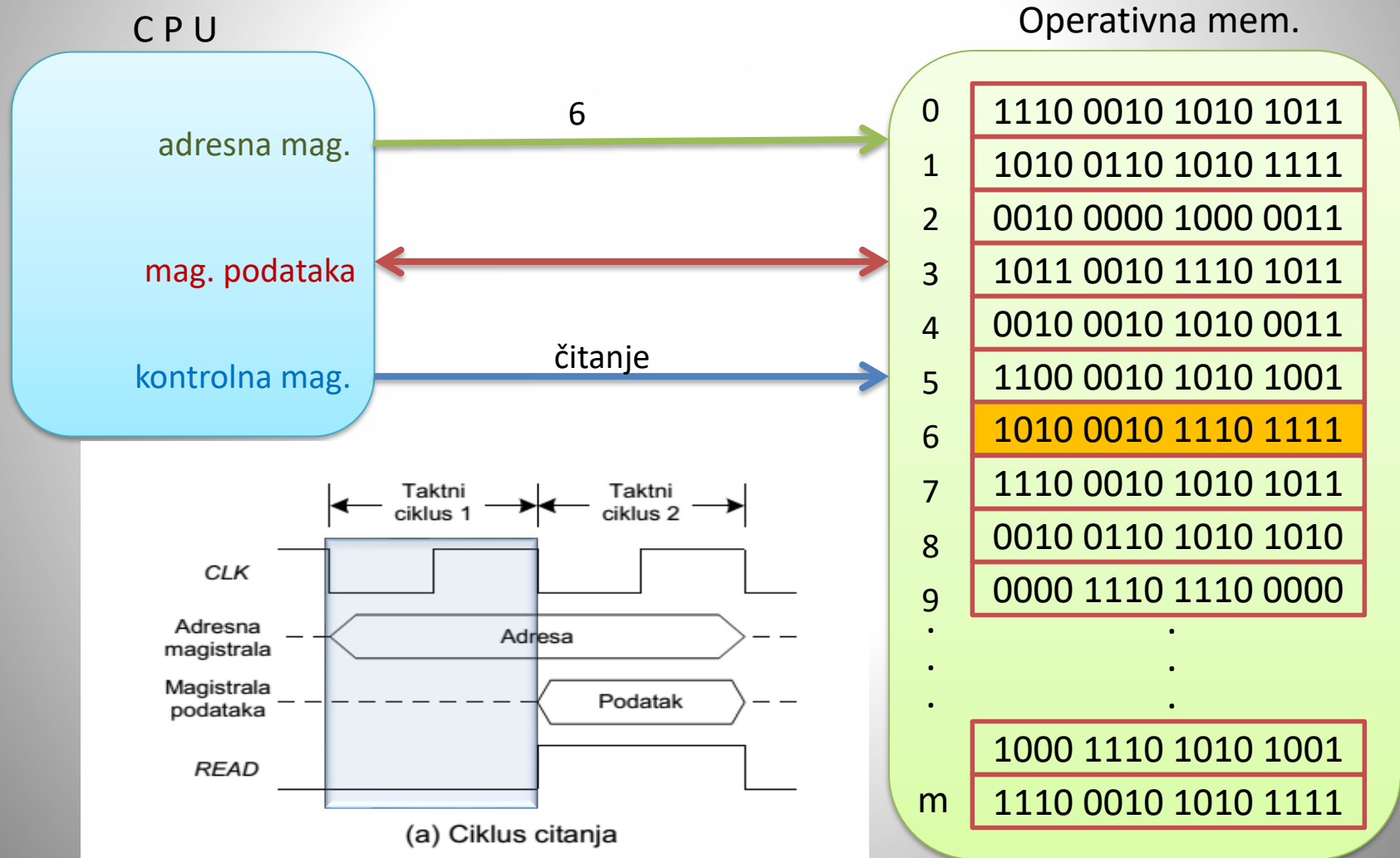
Organizacija memorijskog podsistema – upis sadržaja mem



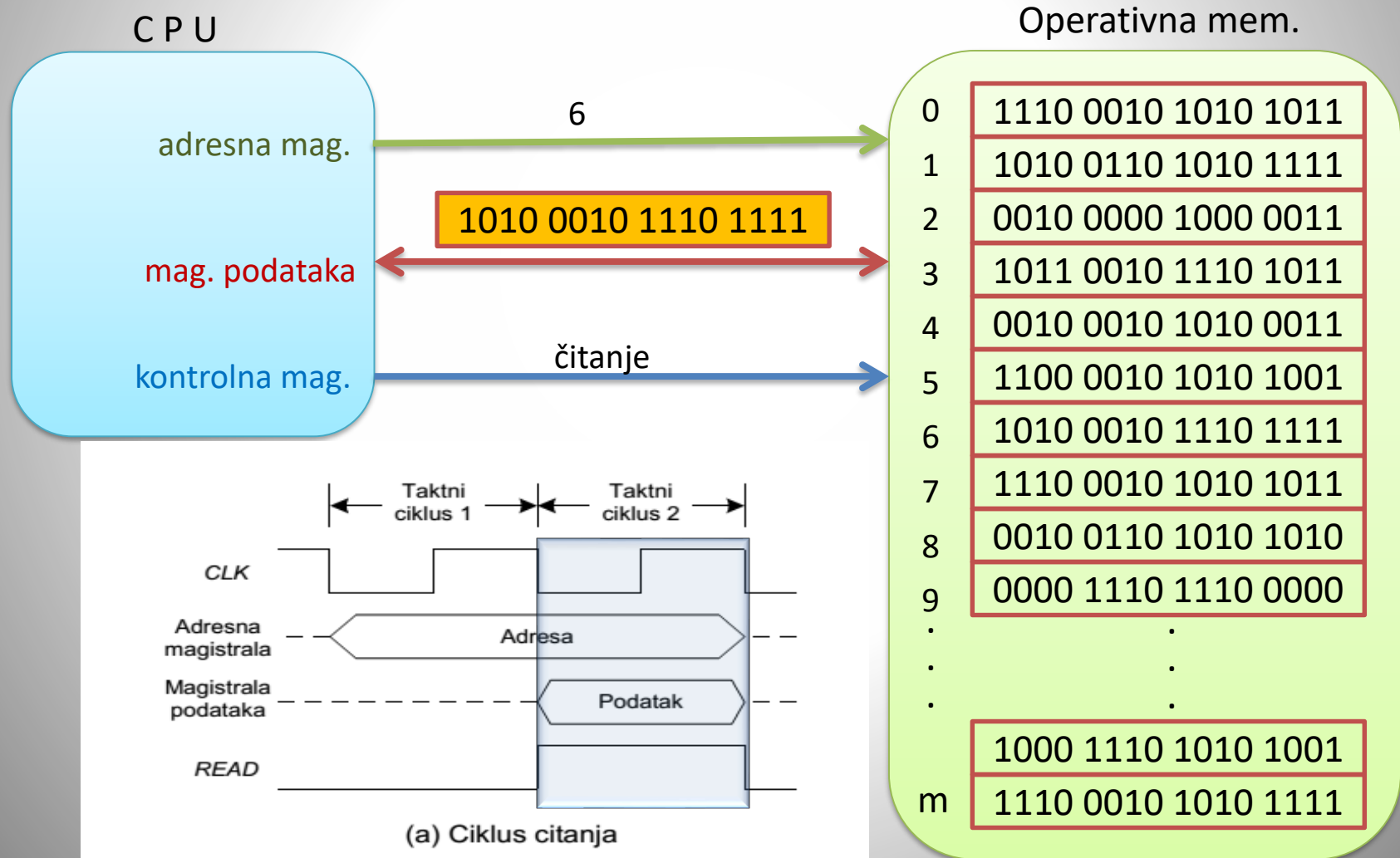
Organizacija memorijskog podsistema – upis sadržaja mem



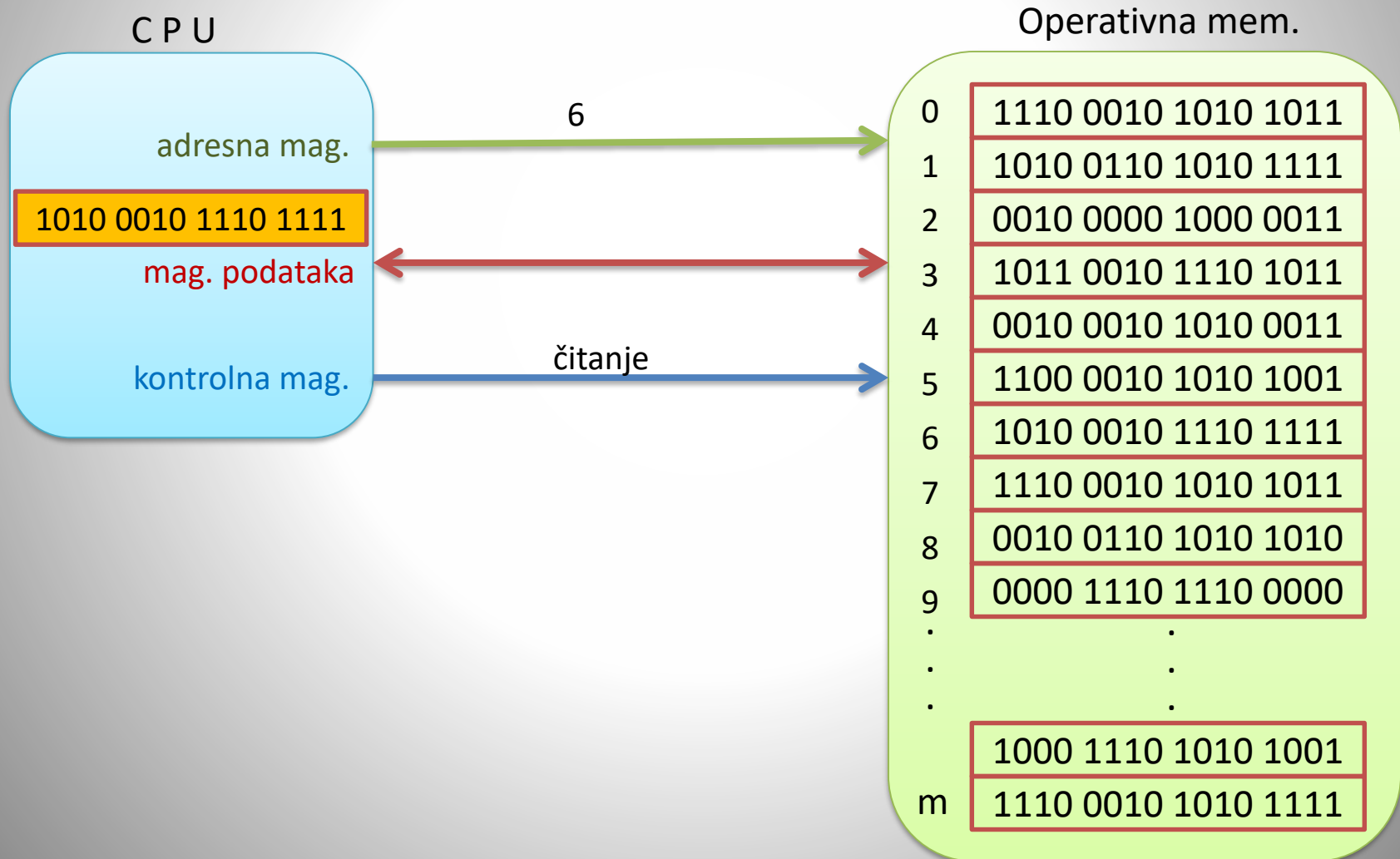
Organizacija memorijskog podsistema – čitanje sadržaja mem



Organizacija memorijskog podsistema – upis sadržaja mem



Organizacija memorijskog podsistema – upis sadržaja mem



Organizacija memorijskog podsistema

Glavna (operativna) memorija računarskih sistema, koji zahtevaju veliku količinu memorije, realizuje se kao DRAM (dinamički RAM).

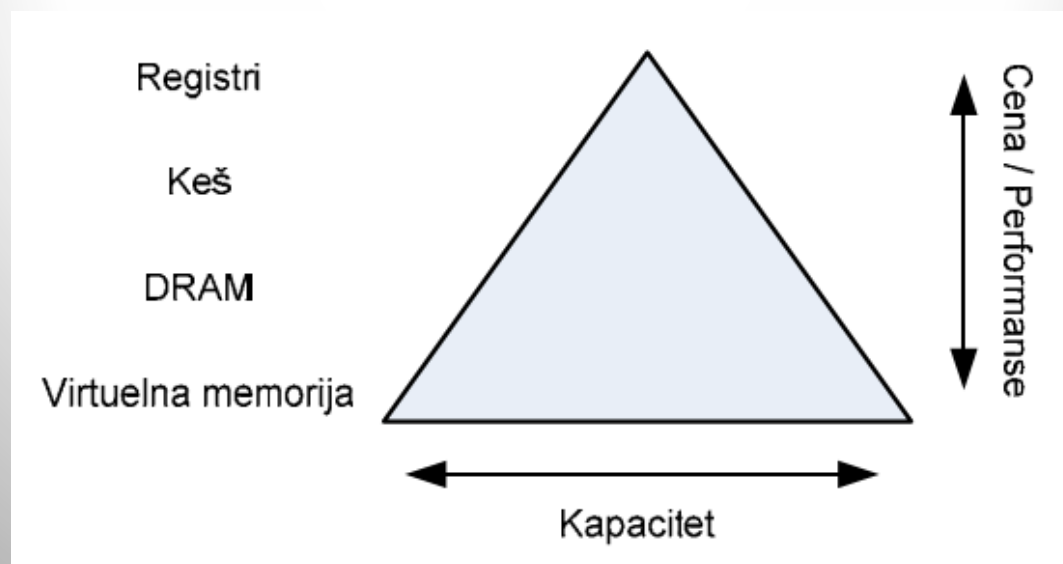
DRAM obezbeđuje optimalan odnos između kapaciteta i cene memorije.

Međutim, vreme pristupa DRAM-u je relativno veliko, tj. značajno duže od trajanja mašinskog ciklusa CPU-a.

CPU je u čvrstoj sprezi sa memorijom; iz memorije čita program i čita i upisuje podatke.

Ukoliko bi CPU prilikom svakog obraćanja memoriji morao da čeka na sporu memoriji, brzina rada sistema bi bila značajno redukovana.

Da bi se ovaj problem rešio (ublažio) pribegava se tzv. hijerarhijskoj organizaciji memorije:



Organizacija memorijskog podsistema

Na vrhu hijerarhije, najbliže CPU-u, nalaze se registri.

CPU pristupa registrima direktno, bez kašnjenja.

Kod savremenih mikroprocesora, broj registara se kreće u granicama od desetak do nekoliko stotina.

Na sledećem nivou je tzv. keš (cache) memorija. Ona se kod modernih mikroprocesora deli na više nivoa (L1, L2, L3). Keš memorija je SRAM (statički RAM) različite veličine i vremena pristupa.

Sledeći nivo je zauzet glavnom tkz. operativnom memorijom koja se realizuje kao DRAM (dinamički RAM).

Na najnižem nivou je sekundarna memorija (hard-disk), sa velikim kapacitetom ali najmanjom brzinom.

Intel i7

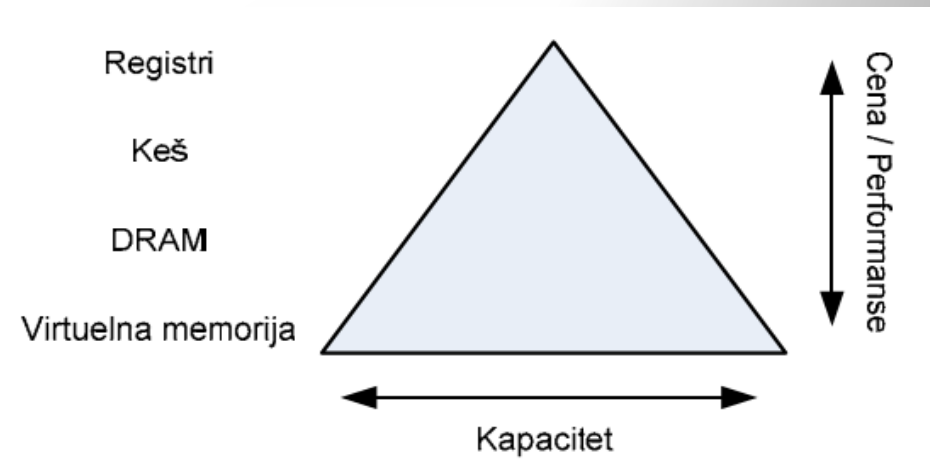
L1 cache 64 KB per core

L2 cache 256 KB per core

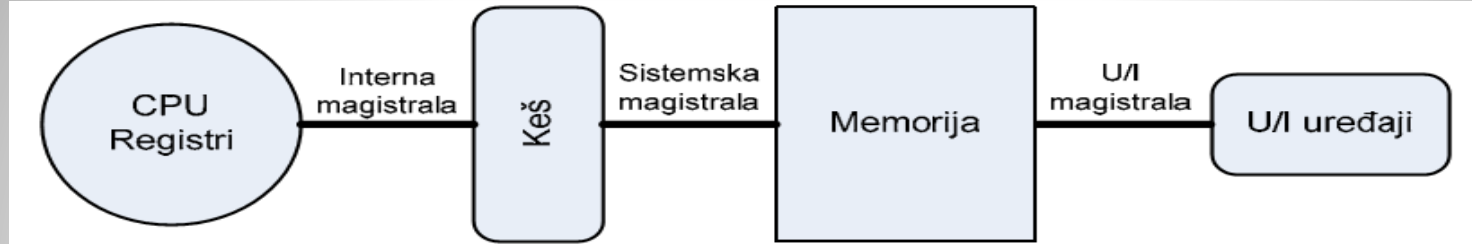
L3 cache 1 MB to 8 MB shared

OP mem 1 – 8 GB

Hard disk 530 GB – 1, 2 TB



Organizacija memorijskog podsistema – keš memorija



Sa tačke gledišta programa (programera), keš memorija je “nevidljiva” (transparentna).

U keš memoriji se čuvaju nedavno korišćeni podaci i instrukcije.

Kada CPU zahteva podatak/instrukciju koja se trenutno nalazi u kešu, CPU se obraća brzom kešu, a ne sporij memoriji, tako da je vreme pristupa efektivno skraćeno.

Ako se traženi podatak/instrukcija ne nalazi u kešu, tada se CPU obraća sporij memoriji (što uključuje i privremeno zaustavljanje CPU-a).

Pri tome, podatak/instrukcija koja je uzeta iz memorije smešta se i u keš, sa “nadom” da će uskoro ponovo biti potrebna.

Takođe, kod prenošenja podatka iz memorije u keš, ne prenosi se samo jedan podatak, već celokupan blok podataka (tipična veličina do 1KB) kome pripada traženi podatak.

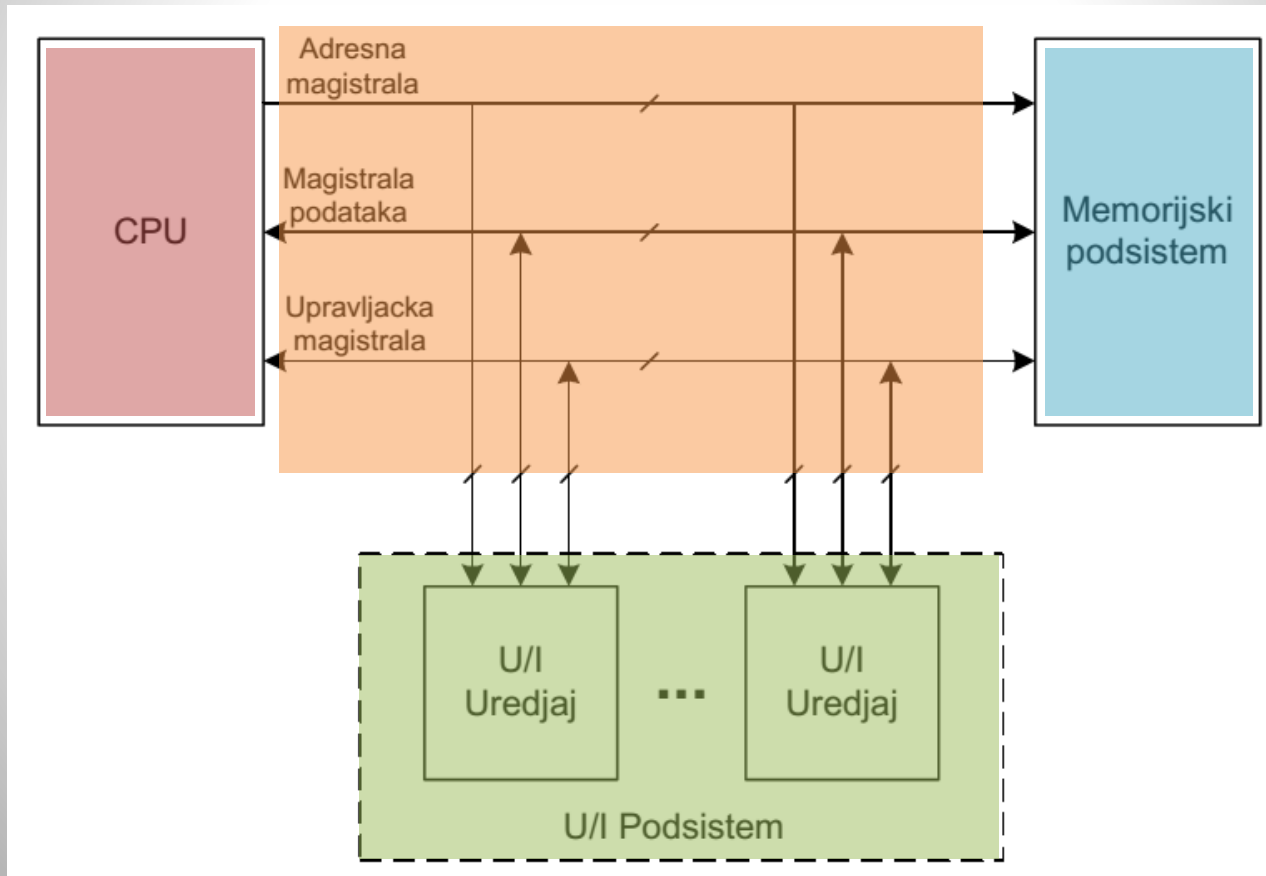
Ovakva organizacija daje dobre rezultate s obzirom da se kod najvećeg broja programa uočavaju tzv.

vremenska i prostorna lokalnost.

Ako je CPU izvršio instrukciju sa adrese A, velika je verovatnoća da će u bliskoj budućnosti ponovo izvršiti tu istu instrukciju (zbog programskih petlji).

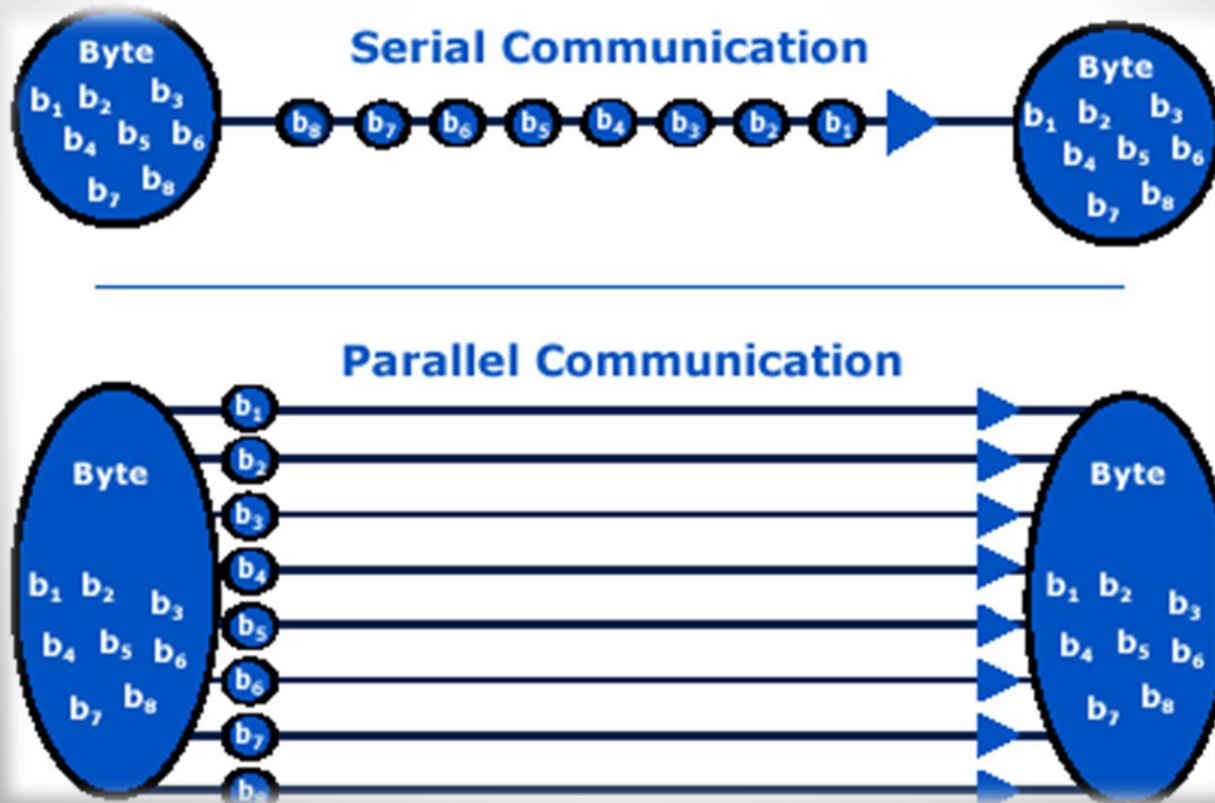
Slično, ako je CPU pristupio podatku sa adrese P, velika je verovatnoća da će uskoro pristupiti i podatku sa adrese P+1 (nizovi podataka).

Organizacija računara



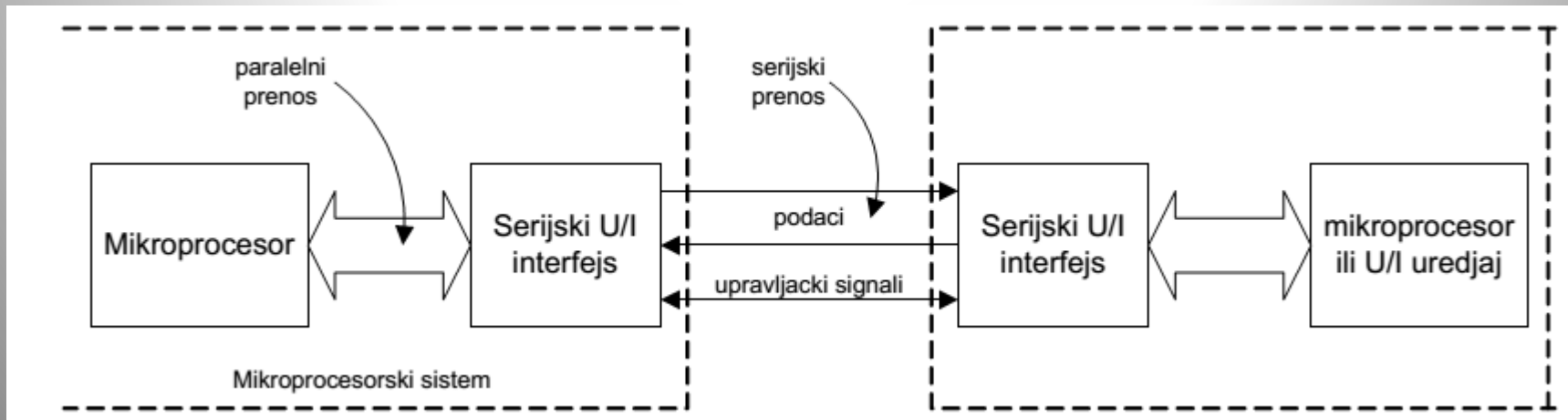
U/I podsistem

- Prenos podataka između dve tačke može biti:
 - serijski
 - paralelni



U/I podsistem

- **Serijski U/I interfejs.**
- Za razmenu podataka između računara tipično se koristi serijska komunikacija.
- Takođe, serijska komunikacija se koristi za spregu računara i pojedinih U/I uređaja (terminali, tastature, miš, modem,..).
- Za podršku serijske komunikacije kod mikroprocesorskih sistema koristi se serijski U/I interfejs.
- To su specijalizovana kola koja obavljaju konverziju formata podataka iz paralelnog u serijski oblik i obrnuto, proveru ispravnosti prenosa, baferovanje podataka i sl.
- Tipično kolo ovog tipa je USART (Universal Asynchronous Receiver Transmitter).
- Način ostvarivanja serijske komunikacije pomoću USART-a prikazan je na slici.

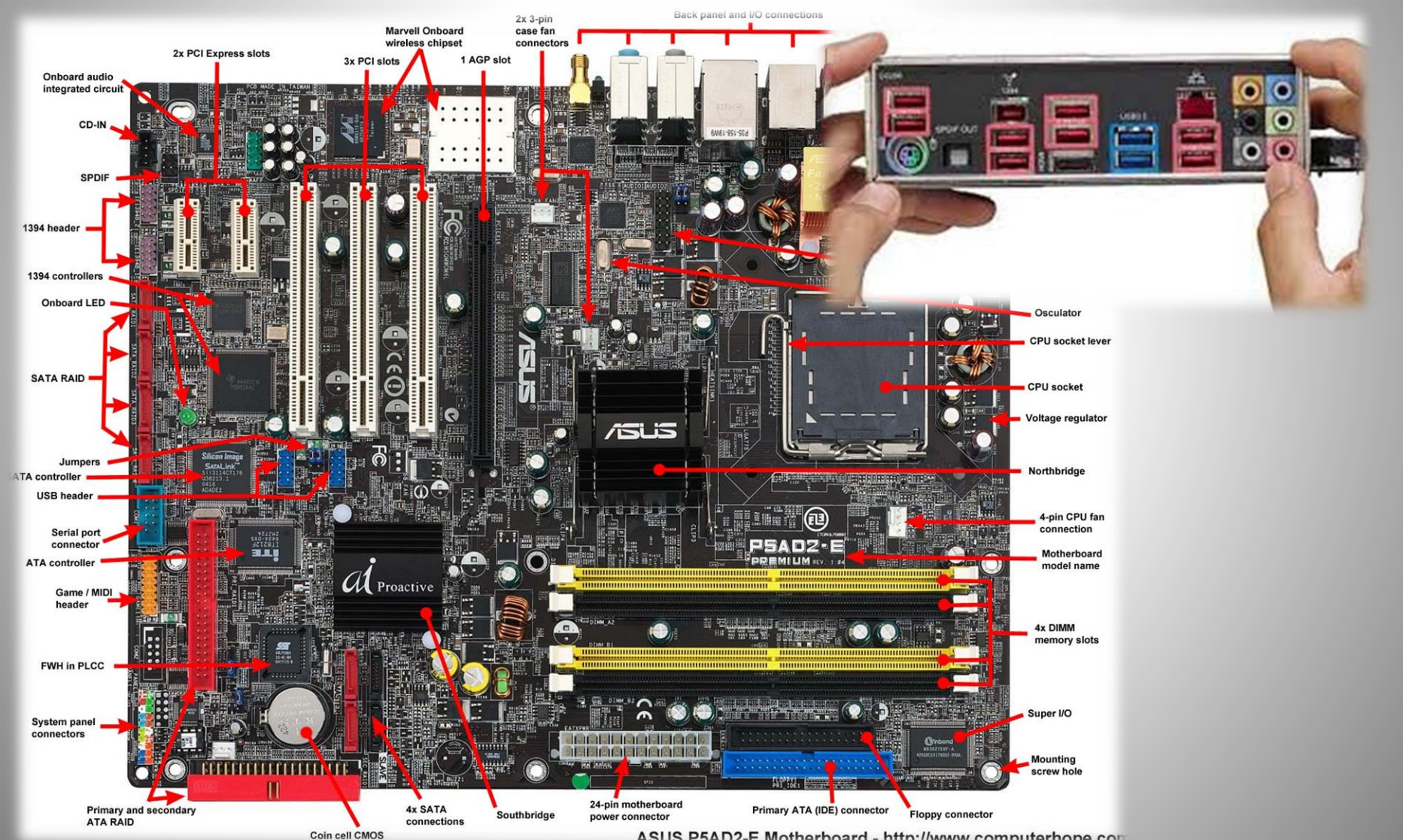


0. Uvod

1. Arhitektura računara

Organizacija računara
CPU
Sistemske magistrale
Memorijski podsistem
U/I podsistem
Klasifikacija mikroporcesora

3-4



ASUS P5AD2-E Motherboard - <http://www.computerhope.com>

U/I interfejs

- **Paralelni U/I interfejs**
- Paralelni U/I interfejs se koristi da obezbedi jednostavnu spregu između mikroprocesora i pojedinih tipova perifernih uređaja (štampači, tastature, displej...).
- Paralelni U/I interfejs obezbeđuje određeni broj U/I linija (tipično, 8, 16, 24, 32), koje se programski mogu konfigurisati kao ulazi ili izlazi.
- Nakon izvršene konfiguracije, mikroprocesor ima mogućnost da postavlja stanje izlaznih linija, odnosno da očitava stanje prisutno na ulaznim linijama.

0. Uvod
1. Arhitektura računara

Organizacija računara
CPU
Sistemske magistrale
Memorijski podsistem
U/I podsistem
Klasifikacija mikroprocesora

3-4



Klasifikacija mikroprocesora

1. Mikroprocesori (u užem smislu)
 - a) Mikroprocesori opšte namene
 - b) Mikroprocesori visoke integracije
2. Mikrokontroleri
 - a) Mikrokontroleri na čipu
 - b) Mikroračunari na čipu
3. Specijalizovani procesori
 - a) Paralelni procesori
 - b) DSP procesori

Mikroprocesori opšte namene

- Mikroprocesori opšte namene predstavljaju najbrojniju pojedinačnu grupaciju mikroprocesora.
- To su 16/32/64-bitni mikroprocesori prevashodno namenjeni ugradnji u računare opšte namene (PC mašine, radne stanice).
- Izrađuju se u vrhunskoj tehnologiji visokog stepena integracije i rade na vrlo visokim frekvencijama.
- Koriste napredne tehnike za ubrzanje izvršenja programa, kao što su protočnost, superskalarno izvršenje.
- Obezbeđuju visoke performanse za široku klasu zadataka.
- Sadrže specijalizovane resurse kao što je keš memorija, sklop za upravljanje memorijom MMU (memory management unit), matematički koprocesor.
- Pojedini mikroprocesori poseduju direktnu podršku za multitasking.
- U poređenju sa ostalim kategorijama mikroprocesora, mikroprocesori opšte namene su najmoćniji, ali u isto vreme i najbrže zastarevaju.

Mikroprocesori visoke integracije

- Kod ovog tipa mikroprocesora, veći broj standardnih elemenata mikro procesorskih sistema - MPS (tajmer, kontroler prekida, serijski U/I interfejs, DMA kontroler,..) je integrisan zajedno sa CPU-on u isti čip.
- Treba napomenuti, da mikroprocesori visoke integracije ne sadrže memoriju (RAM ili ROM).
- Mada je cena mikroprocesora visoke integracije viša u poređenju sa odgovarajućim mikroprocesorom opšte namene, integracijom većeg broja dodatnih komponenata u jedinstveni čip, tipično se smanjuje ukupna cena sistema, kao i površina štampane ploče koja je neophodna za realizaciju MPS-a.
- Takođe, smanjena je cena proizvodnje i testiranja MPS-a.

Mikroračunari na čipu

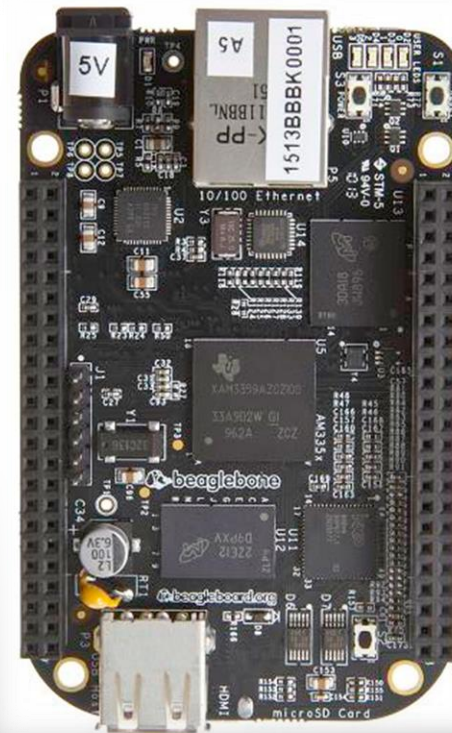
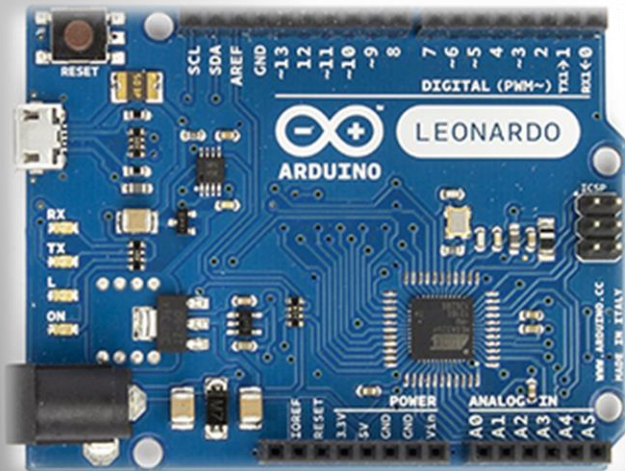
- Arhitektura mikroračunara na čipu je takva da se celokupan MPS može realizovati bez dodatnih komponenata (čipova).
- To znači da mikroprocesori ovog tipa sadrže i izvesnu količinu programske memorije (ROM) i memorije podataka (RAM).
- U poređenju sa mikroprocesorima visoke integracije, računarski resursi (CPU, ALU) mikroračunara na čipu su manje složenosti (8/16-bitna CPU, redukovani skup instrukcija).
- Napomenimo da se u MPS zasnovan na mikroračunaru na čipu, ukoliko je to potrebno, može ugraditi dodatna memorija (eksterni RAM i ROM, tipično do 64KB), kako i dodatne periferne komponente.

Mikrokontroleri na čipu

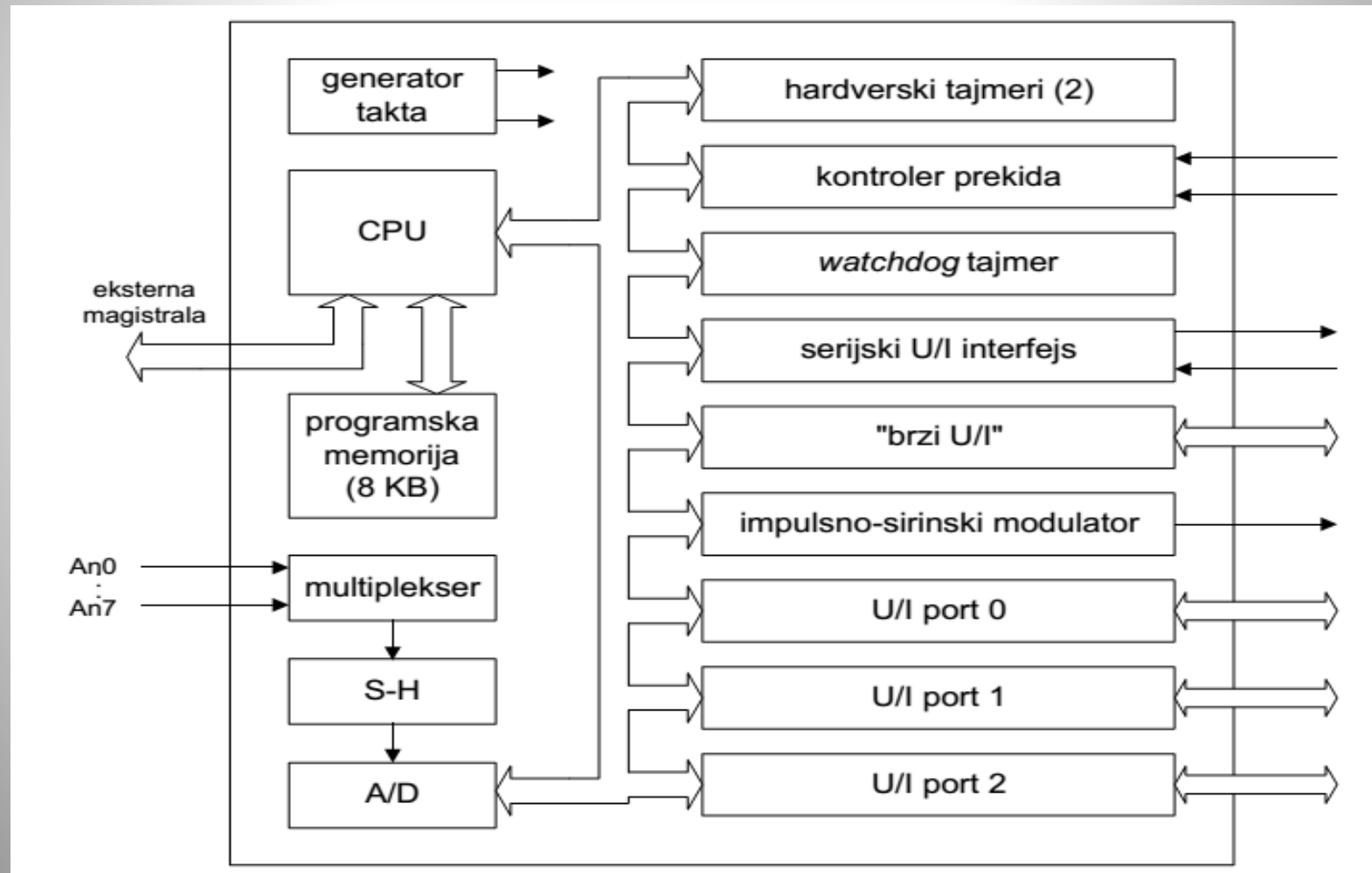
- Mikrokontroleri na čipu su derivati mikroračunara na čipu namenjeni ugradnji u specijalizovane elektronske uređaje.
- Slično mikroračunarima na čipu, oni su opremljeni svim hardverskim resursima potrebnim za realizaciju MPS-a za primenu kod sistema za akviziciju (prikupljanje) podataka, sistema za upravljanje i nadzor, aparata za domaćinstvo, merno instrumentacionoj opremi, telekomunikacionim uređajima...

<http://beagleboard.org>

Adruino – <http://www.arduino.org>



Mikrokontroleri na čipu



Paralelni procesori

- Standardni računarski sistemi se karakterišu tzv. sekvencijalnim načinom rada, tj. u stanju su da izvršavaju samo jedan tok instrukcija (izvršavaju program instrukciju-po-instrukciju).
- Performanse sekvencijalnog računarskog sistema određene su brzinom sa kojom procesor izvršava tok instrukcija (tj. trajanjem instrukcijskog ciklusa).
- S obzirom da je trajanje instrukcijskog ciklusa određeno maksimalnom taktnom učestanošću, mogućnosti za povećanje performansi sekvencijalnih procesora su ograničene.
- Alternativno, performanse računarskog sistema se mogu poboljšati ugradnjom u sistem više od jednog procesora, koji će istovremeno (paralelno) i koordinirano izvršavati različite delove istog programa (tj. zajednički raditi na rešavanju istog problema).
- Ovakvi sistemi se zovu paralelni procesori, ili paralelni računarski sistemi.
- U **domenu hardvera**, ključni problem koga treba rešiti a koji je u vezi sa koordiniranim radom procesora je obezbeđivanje podrške za brzu interprocesorsku komunikaciju (tj. razmenu podataka između procesora).
- U **domenu softvera**, glavni problem se odnosi na optimalnu podelu programa na paralelne programske sekcije i dodelu sekcija na izvršenje pojedinačnim procesorima.

DSP procesori

- DSP (Digital Signal Processor) su mikroprocesori ili mikroračunari čiji su hardver, softver i skup instrukcija optimizovani za brza numerička izračunavanja nad digitalnim podacima koji reprezentuju analogne signale.
- Oblasti primene DSP procesora su: obradu govornog i video signala, obradu signala kod radar, sonara, instrumentacione tehnike, upravljačkih i telekomunikacionih sistema.